

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 L 27/38

H 0 4 L 27/00

G

H 0 4 B 1/26

H 0 4 B 1/26

A

H 0 4 L 27/06

H 0 4 L 27/06

C

H 0 4 N 5/44

H 0 4 N 5/44

Z

審査請求 有 請求項の数34 O L (全 23 頁)

(21) 出願番号 特願平11-39266

(22) 出願日 平成11年(1999) 2月17日

(31) 優先権主張番号 0 7 5, 4 2 3

(32) 優先日 1998年 2月20日

(33) 優先権主張国 米国 (US)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 アレン・リロイ・リンバーク

アメリカ合衆国・ヴァージニア・22181・

レイクヴェイル・ドライブ・ヴィエナ・

2500

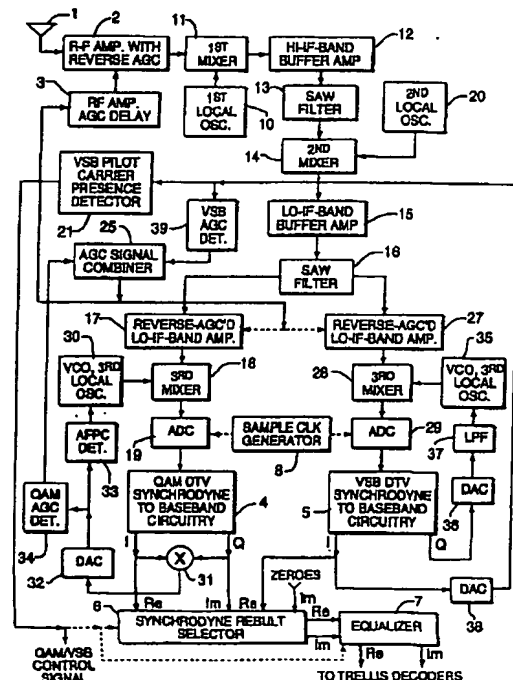
(74) 代理人 弁理士 志賀 正武 (外1名)

(54) 【発明の名称】 個別的な変換機により供給されるVSB及びQAM最終中間周波数信号を同期化するQAM/VSBディジタルテレビジョン受信機

(57) 【要約】

【課題】 デジタルテレビジョン信号が直交振幅変調(QAM)を用いるか、或いは、残留側波帯振幅変調(VSB)を用いるかにかかわらず、前記デジタルテレビジョン信号を受信するために副中間周波数増幅器まで同一回路を使用するように構成される多重変換型のQAM/VSBディジタルテレビジョン受信機を提供する。

【解決手段】 QAM信号の受信時に最終中間周波数信号を発生させるために用いられる変換機とVSB信号の受信時に最終中間周波数信号を発生させるために用いられる変換機はそれぞれ別途の自動周波数及び位相制御機能を有する専用の混合器と専用の局部発振器を備えている。このような個別的な変換機の使用に応じてVSB変調型のデジタルテレビジョン信号の受信中に発生するVSB受信モードからのロックアウト(lock-out)を防止することができる。



## 【特許請求の範囲】

【請求項 1】 選択されたデジタルテレビジョン信号が QAM デジタルテレビジョン信号であるか、或いは、VSB デジタルテレビジョン信号であるかにかかわらず、前記選択されたデジタルテレビジョン信号を受信するための無線受信機において、前記選択されたデジタルテレビジョン信号を選択して、そのテレビジョン信号を最小限第 1 の増幅副中間周波数信号に増幅、変換させる前端側回路と、前記第 1 の増幅副中間周波数信号を第 1 最終中間周波数信号に変換し、第 1 自動周波数及び位相制御信号により発振周波数と発振位相が制御されるように構成される第 1 制御型の発振器を含む第 1 周波数変換機と、前記第 1 最終中間周波数信号をデジタル化し、デジタル化済みの第 1 最終中間周波数信号を発生させる第 1 アナログ／デジタル変換機と、前記デジタル化済みの第 1 最終中間周波数信号内の全ての QAM デジタルテレビジョン信号を基底帯にシンクロダインさせて第 1 同位相基底帯信号と第 1 直交位相基底帯信号を発生させるシンクロダイン回路と、デジタル化済みの第 2 最終中間周波数信号内の全ての VSB デジタルテレビジョン信号を基底帯にシンクロダインさせて第 2 同位相基底帯信号と第 2 直交位相基底帯信号を発生させるシンクロダイン回路と、前記第 1 同位相基底帯信号と前記第 1 直交位相基底帯信号にตอบสนองする反面、前記第 2 同位相基底帯信号と前記第 2 直交位相基底帯信号にはตอบสนองしない前記第 1 自動周波数及び位相制御信号を発生させる第 1 自動周波数及び位相制御回路と、前記前端側回路から供給される第 2 の増幅副中間周波数信号を前記第 2 最終中間周波数信号に変換し、発振周波数及び発振位相が第 2 自動周波数及び位相制御信号により制御されるように構成される第 2 制御型の発振器を含む第 2 周波数変換機と、前記第 2 最終中間周波数信号をデジタル化し、デジタル化済みの第 2 最終中間周波数信号を発生させる第 2 アナログ／デジタル変換機と、前記第 2 同位相基底帯信号と前記第 2 直交位相基底帯信号にตอบสนองする反面、前記第 1 同位相基底帯信号と前記第 1 直交位相基底帯信号にはตอบสนองしない前記第 2 自動周波数及び位相制御信号を発生させる第 2 自動周波数及び位相制御回路とを含むことを特徴とする無線受信機。

【請求項 2】 前記前端側回路は、それぞれ制御利得を備えており、前記第 1 及び第 2 の増幅副中間周波数信号を共有副中間周波数入力信号に対する各々の応答信号として供給する第 1 及び第 2 中間周波数増幅器を含むことを特徴とする請求項 1 に記載の無線受信機。

【請求項 3】 前記前端側回路は、前記選択されたデジタルテレビジョン信号にตอบสนองして前記共有副中間周波数入力信号を供給する二重変換受信機回路をさらに含む

ことを特徴とする請求項 2 に記載の無線受信機。

【請求項 4】 前記二重変換受信機回路は、制御利得を有する高周波増幅器を含むことを特徴とする請求項 3 に記載の無線受信機。

【請求項 5】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、前記第 1 及び第 2 自動利得制御信号を結合して前記第 1 及び第 2 中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器と、設定周波数範囲の所定の部分にかけて前記第 3 自動利得制御信号にตอบสนองして前記高周波増幅器に印加される第 4 自動利得制御信号を発生させる自動利得制御遅延回路とをさらに含むことを特徴とする請求項 4 に記載の無線受信機。

【請求項 6】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、前記第 1 及び第 2 自動利得制御信号を結合して前記第 1 及び第 2 中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器とをさらに含むことを特徴とする請求項 2 に記載の無線受信機。

【請求項 7】 前記前端側回路は、制御利得を備えており、前記第 1 及び第 2 の増幅副中間周波数信号を副中間周波数入力信号に対する応答信号として供給する中間周波数増幅器を含むことを特徴とする請求項 1 に記載の無線受信機。

【請求項 8】 前記前端側回路は、前記選択されたデジタルテレビジョン信号にตอบสนองして前記中間周波数増幅器に前記副中間周波数入力信号を供給する二重変換受信機回路をさらに含むことを特徴とする請求項 7 に記載の無線受信機。

【請求項 9】 前記二重変換受信機回路は、制御利得を有する高周波増幅器を含むことを特徴とする請求項 8 に記載の無線受信機。

【請求項 10】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、前記第 1 及び第 2 自動利得制御信号を結合して前記中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器と、設定周波数範囲の所定の部分にかけて前記第 3 自動利得制御信号にตอบสนองして前記高周波増幅器に印加される第 4 自動利得制御信号を発生させる自動利得制御遅延回路と

をさらに含むことを特徴とする請求項9に記載の無線受信機。

【請求項11】 前記第1同位相基底帯信号及び前記第1直交位相基底帯信号にตอบสนองして第1自動利得制御信号を供給するQAM自動利得制御検出器と、  
前記第2同位相基底帯信号にตอบสนองして第2自動利得制御信号を供給するVSB自動利得制御検出器と、  
前記第1及び第2自動利得制御信号を結合して前記中間周波数増幅器に印加される第3自動利得制御信号を発生させる自動利得制御信号結合器とをさらに含むことを特徴とする請求項7に記載の無線受信機。

【請求項12】 選択されたデジタルテレビジョン信号がQAMデジタルテレビジョン信号であるか、或いは、VSBデジタルテレビジョン信号であるかにかかわらず、前記選択されたデジタルテレビジョン信号を受信するための無線受信機において、  
前記選択されたデジタルテレビジョン信号を選択して、そのテレビジョン信号を第1及び第2の増幅副中間周波数信号に増幅、変換させる前端側回路と、  
第1自動周波数及び位相制御信号により周波数及び位相が制御される第1発振信号を供給する第1制御型の発振器と、  
第2自動周波数及び位相制御信号により周波数及び位相が制御される第2発振信号を供給する第2制御型の発振器と、  
前記第1局部発振信号とヘテロダインされた状態の前記第1の増幅副中間周波数信号にตอบสนองして第1最終中間周波数信号を供給する第1混合器と、  
前記第2局部発振信号とヘテロダインされた状態の前記第2の増幅副中間周波数信号にตอบสนองして第2最終中間周波数信号を供給する第2混合器と、  
前記第1最終中間周波数信号をデジタル化する第1アナログ/デジタル変換機と、  
前記第2最終中間周波数信号をデジタル化する第2アナログ/デジタル変換機と、  
前記デジタル化済みの第1最終中間周波数信号内の全てのQAMデジタルテレビジョン信号を基底帯にシンクロダインさせて第1同位相基底帯信号と第1直交位相基底帯信号を発生させるシンクロダイン回路と、  
前記第1同位相基底帯信号と前記第1直交位相基底帯信号にตอบสนองして前記第1自動周波数及び位相制御信号を発生させる第1自動周波数及び位相制御回路と、  
前記デジタル化済みの第2最終中間周波数信号内の全てのVSBデジタルテレビジョン信号を基底帯にシンクロダインさせて第2同位相基底帯信号と第2直交位相基底帯信号を発生させるシンクロダイン回路と、  
前記第2同位相基底帯信号と前記第2直交位相基底帯信号にตอบสนองして前記第2自動周波数及び位相制御信号を発生させる第2自動周波数及び位相制御回路と、  
後続処理のために前記第1同位相基底帯信号と前記第1

直交位相基底帯信号の両方を選択するか、前記第2同位相基底帯信号を選択するシンクロダイン結果選択器とを含むことを特徴とする無線受信機。

【請求項13】 後続処理のために前記第2同位相基底帯信号を選択するために前記シンクロダイン結果選択器を制御するように前記第2同位相基底帯信号内の実質的な直流成分の存在を検出するVSBパイロット存在検出器をさらに含むことを特徴とする請求項12に記載の無線受信機。

10 【請求項14】 前記前端側回路は、それぞれ制御利得を備えており、前記第1及び第2の増幅副中間周波数信号を共有副中間周波数入力信号に対する各々の応答信号として供給する第1及び第2中間周波数増幅器を含むことを特徴とする請求項13に記載の無線受信機。

【請求項15】 前記前端側回路は、前記選択されたデジタルテレビジョン信号にตอบสนองして前記共有副中間周波数入力信号を供給する二重変換受信機回路をさらに含むことを特徴とする請求項14に記載の無線受信機。

20 【請求項16】 前記二重変換受信機回路は、制御利得を有する高周波増幅器を含むことを特徴とする請求項15に記載の無線受信機。

【請求項17】 前記第1同位相基底帯信号及び前記第1直交位相基底帯信号にตอบสนองして第1自動利得制御信号を供給するQAM自動利得制御検出器と、  
前記第2同位相基底帯信号にตอบสนองして第2自動利得制御信号を供給するVSB自動利得制御検出器と、  
前記第1及び第2自動利得制御信号を結合して前記第1及び第2中間周波数増幅器に印加される第3自動利得制御信号を発生させる自動利得制御信号結合器と、  
30 設定周波数範囲の所定の部分にかけて前記第3自動利得制御信号にตอบสนองして前記高周波増幅器に印加される第4自動利得制御信号を発生させる自動利得制御遅延回路とをさらに含むことを特徴とする請求項16に記載の無線受信機。

【請求項18】 前記第1同位相基底帯信号及び前記第1直交位相基底帯信号にตอบสนองして第1自動利得制御信号を供給するQAM自動利得制御検出器と、  
前記第2同位相基底帯信号にตอบสนองして第2自動利得制御信号を供給するVSB自動利得制御検出器と、  
40 前記第1及び第2自動利得制御信号を結合して前記第1及び第2中間周波数増幅器に印加される第3自動利得制御信号を発生させる自動利得制御信号結合器とをさらに含むことを特徴とする請求項14に記載の無線受信機。

【請求項19】 前記前端側回路は、制御利得を備えており、前記第1及び第2の増幅副中間周波数信号を副中間周波数入力信号に対する応答信号として供給する中間周波数増幅器を含むことを特徴とする請求項13に記載の無線受信機。

50 【請求項20】 前記前端側回路は、前記選択されたデジタルテレビジョン信号にตอบสนองして前記中間周波数増

幅器に前記副中間周波数入力信号を供給する二重変換受信機回路をさらに含むことを特徴とする請求項 1 9 に記載の無線受信機。

【請求項 2 1】 前記二重変換受信機回路は、制御利得を有する高周波増幅器を含むことを特徴とする請求項 2 0 に記載の無線受信機。

【請求項 2 2】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、  
前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、  
前記第 1 及び第 2 自動利得制御信号を結合して前記中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器と、  
設定周波数範囲の所定の部分にかけて前記第 3 自動利得制御信号にตอบสนองして前記高周波増幅器に印加される第 4 自動利得制御信号を発生させる自動利得制御遅延回路とをさらに含むことを特徴とする請求項 2 1 に記載の無線受信機。

【請求項 2 3】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、  
前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、  
前記第 1 及び第 2 自動利得制御信号を結合して前記中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器とをさらに含むことを特徴とする請求項 1 9 に記載の無線受信機。

【請求項 2 4】 後続処理のために前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号を選択するために前記シンクロサイン結果選択器を制御するように前記第 2 同位相基底帯信号内の虚数サンプルの存在を検出する虚数サンプル存在検出器をさらに含むことを特徴とする請求項 1 2 に記載の無線受信機。

【請求項 2 5】 前記前端側回路は、それぞれ制御利得を備えており、前記第 1 及び第 2 の増幅副中間周波数信号を共有副中間周波数入力信号に対する各々の応答信号として供給する第 1 及び第 2 中間周波数増幅器を含むことを特徴とする請求項 2 4 に記載の無線受信機。

【請求項 2 6】 前記前端側回路は、前記選択されたデジタルテレビジョン信号にตอบสนองして前記共有副中間周波数入力信号を供給する二重変換受信機回路をさらに含むことを特徴とする請求項 2 5 に記載の無線受信機。

【請求項 2 7】 前記二重変換受信機回路は、制御利得を有する高周波増幅器を含むことを特徴とする請求項 2 6 に記載の無線受信機。

【請求項 2 8】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、  
前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御

信号を供給する VSB 自動利得制御検出器と、  
前記第 1 及び第 2 自動利得制御信号を結合して前記第 1 及び第 2 中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器と、  
設定周波数範囲の所定の部分にかけて前記第 3 自動利得制御信号にตอบสนองして前記高周波増幅器に印加される第 4 自動利得制御信号を発生させる自動利得制御遅延回路とをさらに含むことを特徴とする請求項 2 7 に記載の無線受信機。

【請求項 2 9】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、  
前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、  
前記第 1 及び第 2 自動利得制御信号を結合して前記第 1 及び第 2 中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器とをさらに含むことを特徴とする請求項 2 5 に記載の無線受信機。

【請求項 3 0】 前記前端側回路は、制御利得を備えており、前記第 1 及び第 2 の増幅副中間周波数信号を副中間周波数入力信号に対する応答信号として供給する中間周波数増幅器を含むことを特徴とする請求項に 2 4 記載の無線受信機。

【請求項 3 1】 前記前端側回路は、前記選択されたデジタルテレビジョン信号にตอบสนองして前記中間周波数増幅器に前記副中間周波数入力信号を供給する二重変換受信機回路をさらに含むことを特徴とする請求項 3 0 に記載の無線受信機。

【請求項 3 2】 前記二重変換受信機回路は、制御利得を有する高周波増幅器を含むことを特徴とする請求項 3 1 に記載の無線受信機。

【請求項 3 3】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、  
前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、  
前記第 1 及び第 2 自動利得制御信号を結合して前記中間周波数増幅器に印加される第 3 自動利得制御信号を発生させる自動利得制御信号結合器と、  
設定周波数範囲の所定の部分にかけて前記第 3 自動利得制御信号にตอบสนองして前記高周波増幅器に印加される第 4 自動利得制御信号を発生させる自動利得制御遅延回路とをさらに含むことを特徴とする請求項 3 2 に記載の無線受信機。

【請求項 3 4】 前記第 1 同位相基底帯信号及び前記第 1 直交位相基底帯信号にตอบสนองして第 1 自動利得制御信号を供給する QAM 自動利得制御検出器と、  
前記第 2 同位相基底帯信号にตอบสนองして第 2 自動利得制御信号を供給する VSB 自動利得制御検出器と、  
前記第 1 及び第 2 自動利得制御信号を結合して前記中間

周波数増幅器に印加される第3自動利得制御信号を発生させる自動利得制御信号結合器とをさらに含むことを特徴とする請求項30に記載の無線受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタルテレビジョン(DTV)信号が主搬送波の直角振幅変調(quadrature amplitude modulation: QAM)を用いて伝送されるか、或いは、主搬送波の残留側波帯(vestigial sideband: VSB)振幅変調を用いて伝送されるかにかかわらず、前記DTV信号に対する受信機能を有する無線受信機に関する。

【0002】

【従来の技術】1995年9月16日、ATSC(Advanced Television Systems Committee)が発表したデジタルテレビジョン基準には、米国内のNTSC(National Television System Committee)方式のアナログテレビジョン信号の無線放送に現在使用される6MHz帯域幅のテレビジョンチャンネルでデジタルテレビジョン(DTV)信号の伝送のために用いられる残留側波帯(VSB)信号が開示されている。VSB DTV信号は、そのスペクトルが同一チャンネル干渉のNTSCアナログTV信号のスペクトルとインターリーブ(interleaving)しやすく設計されているが、このような設計は、パイロット搬送波及びDTV信号の主振幅変調側波帯周波数をNTSCアナログTV信号の水平走査線速度の1/4の偶数倍の間に存在するNTSCアナログTV信号の水平走査線速度の1/4の奇数倍に位置させるようになっている。

【0003】すなわち、同一チャンネル干渉のNTSCアナログTV信号の輝度及び色度成分のエネルギーの大部分は前記偶数倍に存在する。NTSCアナログTV信号の映像搬送波はテレビジョンチャンネルの下限周波数から1.25MHzだけオフセットされている。かつ、DTV信号の搬送波は上述したようなNTSCアナログTV信号の映像搬送波からそのNTSCアナログTV信号の水平走査線速度の59.75倍だけオフセットされて、テレビジョンチャンネルの下限周波数から約309,877.6KHzだけ離隔される。したがって、DTV信号の搬送波はテレビジョンチャンネルの中間周波数から約2,690,122.4Hzだけ離隔される。

【0004】デジタルテレビジョン基準による正確なシンボル速度は、NTSCアナログTV信号の映像搬送波から4.5MHzだけオフセットされている音声搬送波の(684/286)倍に該当する。ここで、“684”はNTSCアナログTV信号の水平走査線当たりのシンボル数を示し、“286”はNTSCアナログTV信号の映像搬送波から4.5MHzだけオフセットされている音声搬送波を得るようにNTSCアナログTV信号の水平走査線速度に乗算される因数を示す。前記シン

ボル速度は秒当たり10,762,238×10<sup>6</sup>個のシンボルに該当するシンボル速度であって、このシンボル速度はDTV信号搬送波から5,381,119MHzだけ延長するVSB信号に含まれることができる。すなわち、VSB信号はテレビジョンチャンネルの下限周波数から5,690,997MHzだけ延長する帯域に制限される。

【0005】米国内のデジタルHDTV信号の地上放送のためのATSC規格によれば、16:9の画面比を有する二つの高解像度テレビジョン(HDTV)フォーマットのうち、いずれか一つも送信が可能である。一つのHDTVフォーマットとしては2:1フィールド飛び越し走査方式があり、走査線当たり1,920個のサンプル及び30Hzフレーム当たり1,080個の有効水平走査線を使用する。もう一つのHDTVフォーマットとしては順次走査方式があり、走査線当たり1,280個の輝度サンプル及び60Hzフレーム当たりテレビジョン映像の720個の順次走査線を使用する。かつ、ATSC規格によれば、NTSCアナログテレビジョン信号と比較して正常的な解像度を有する四つのテレビジョン信号の並列伝送のような、HDTVフォーマット以外のDTVフォーマットの伝送も可能である。

【0006】米国内における地上放送のための残留側波帯(VSB)振幅変調(AM)により伝送されるDTV信号は、それぞれ時間的に連続性を有する313個のデータセグメントを含めて時間的に連続性を有する一連のデータフィールドを備える。各データセグメントには832個のシンボルが存在する。したがって、シンボル速度が10,76MHzであれば、各データセグメントは77.3ms(マイクロ秒)の持続期間を有する。各データセグメントは+S, -S, -S, +S値を連続的に有する四つのシンボルからなるライン同期コードグループから始まる。値+Sは最大正(+)データ回帰点(excursion)より1レベルが低く、値-Sは最大負(-)データ回帰点より1レベルが高い。

【0007】各データフィールドの初期ラインは、チャンネル等化及び多重経路抑制過程に使用するトレーニング信号をコード化するフィールド同期コードグループを含む。前記トレーニング信号は、三つの63-サンプルPNシーケンスを随伴する一つの511-サンプル擬似雑音シーケンス(“PN(Pseudo-Noise)シーケンス”)からなる。63-サンプルPNシーケンスのうち、その中間のものは各奇数番目データフィールドの第1ラインでは第1論理規定に応じて、かつ各偶数番目データフィールドの第1ラインでは第1論理規定に対して1の補数関係を有する第2論理規定に応じて伝送される。前記トレーニング信号の残余シーケンスは全てのデータフィールドで同一の論理規定に応じて伝送される。

【0008】各データフィールドの後続ラインはリード-ソロモン順方向エラー訂正コード化データを含む。無

線放送の場合、リード-ソロモンコード化データはそれぞれ一つの非コード化ビットを有する2/3速度のトレリスコードである12個のインタリーブトレリスコードを用いてトレリスコード化する。トレリスコード化の結果は8-レベルの1次元構造のシンボルコードとして無線伝送されるように3ビットグループに分解され、この際の前記伝送はトレリスコーディング過程とは別途にシンボルの事前コーディング無しに行われる。トレリスコード化は有線放送では使用しない。エラー訂正コード化データは16-レベルの1次元構造のシンボルコードとして伝送されるように4-ビットグループに分解され、この場合にも伝送は事前コーディング無しに行われる。

【0009】VSB信号は抑制変調比率に応じて振幅の変わる固有搬送波を有する。前記固有搬送波は所定の変調比率に対応する一定振幅のパイロット搬送波に取り替えられる。この一定振幅のパイロット搬送波は、振幅変調側波帯信号を発生させる平衡変調機に印加される変調電圧の直流成分をシフト、即ち、移動させることにより発生する。前記振幅変調側波帯信号はVSB信号を応答信号として供給するフィルタに提供される。4ビットシンボルコードの8個のレベルが搬送波変調信号で-7, -5, -3, -1, +1, +3, +5及び+7の正規化値を有すると、パイロット搬送波は1.25の正規化値を有する。この場合、+Sの正規化値は+5であり、-Sの正規化値は-5である。

【0010】8-レベルシンボルコーディングを用いるVSB信号は米国内の無線放送システムに使用可能であり、16-レベルシンボルコーディングを用いるVSB信号は無線狭域放送システム又は有線放送システムにおける使用のためにATSC規格で提案されている。しかしながら、このようなシステムの実際規格はVSB信号を使用する代わりに、抑制搬送波QAM信号を用いる。したがって、テレビジョン受信機の設計者は全ての形態の伝送信号を受信可能であり、現在受信される伝送形態に好適な受信装置を自動に選択する受信機を設計すべき課題を有している。かかる受信機は本明細書で“QAM/VSBデジタルテレビジョン受信機”と呼ばれるが、度々“VSB/QAMデジタルテレビジョン受信機”とも呼ばれる。

【0011】QAM信号及びVSB信号の両方に対して共通使用する中間周波数(IF)増幅器を備えているQAM/VSB DTV受信機に対する設計に対しては、1996年4月9日付、C. B. Patel氏と本発明者による米国特許第5,606,636号(発明の名称:“HDTV SIGNAL RECEIVER WITH IMAGINARY-SAMPLE-PRESENCE DETECTOR FOR QAM/VSB MODE SELECTION”)に開示されている。このような形態のQAM/VSB DTV受信機は、1994年6月28日付、C. B. Patel氏と本発明者による米国特許出願第08/266,753号(発明の名称:“RADIO RECEIVER FOR REC

EIVING BOTH VSB AND QAM DIGITAL HDTV SIGNALS)、1998年2月3日付、C. B. Patel氏と本発明者による米国特許第5,715,012号(発明の名称:“RADIO RECEIVERS FOR RECEIVING BOTH VSB AND QAM DIGITAL HDTV SIGNALS”)及び1996年12月26日付、C. B. Patel氏と本発明者による米国特許出願第08/773,949号(発明の名称:“RADIO RECEIVERS FOR RECEIVING BOTH VSB AND QAM DIGITAL HDTV SIGNALS”)に開示されている。

【0012】前記米国特許第5,506,636号、第5,715,012号及び米国特許出願第08/266,753号は、ATSCの小委員会が提案したようにVSB DTV信号の搬送波周波数が最低チャネル周波数より625kHzだけ高いという仮定下で説明している。この明細書では1995年9月16日付発刊のデジタルテレビジョン基準の付録Aに記載のように、VSB DTV信号の搬送波周波数が最低チャネル周波数より310kHzだけ高いと仮定している。

【0013】米国特許第5,506,636号に記載のQAM/VSB DTV受信機は、QAM信号でないVSB信号の受信中に度々VSB受信ロックアウト(lock out)の問題点が発生する。本発明者は、かかる問題点の発生原因が現在受信中のDTV信号がQAMであるか、VSBであるかに応じて前記多重変換受信機の後続局部発振器中の一つが二つのソース中の一つから選択される自動周波数及び位相制御(automatic-frequency-and-phase-control:AFPC)信号を受信するからであると見出した。米国特許第5,506,636号に記載のQAM/VSB DTV受信機の場合、AFPC信号の選択は可能なVSB信号を基底帯にシンクロダインするのに使用する回路に応答する虚数サンプル存在検出器により制御されるようになっている。

【0014】しかしながら、虚数サンプル存在検出器を良好に動作させるためには、可能なVSB信号を基底帯にシンクロダインするのに使用する前記回路がVSBパイロット搬送波に対して適宜に同期化すべきである。このような適宜な同期化状態が存在しない限りは虚数サンプルが発生する。前記虚数サンプルの発生にตอบสนองして虚数サンプル存在検出器はQAM/VSB DTV受信機をQAM受信可能に制御する。可能なQAM信号を基底帯にシンクロダインするのに使用する前記回路は、可能なVSB信号を基底帯にシンクロダインするのに使用する回路よりは制御後続局部発振器用のAFPC信号を提供する回路と呼ばれる。

【0015】その結果、VSBパイロット搬送波に関する適宜な同期化は強いられない。適宜な同期化が偶然に発生することもあるが、この場合には虚数サンプル存在検出器がQAM/VSB DTV受信機をVSB受信可能に制御する。このような事故はVSB信号を基底帯にシンクロダインするために発生する搬送波とVSBパイ

ロット搬送波との位相ずれにより発生する可能性が大きい。しかしながら、度々VSB信号を基底帯にシンクロダイナするために発生する搬送波とVSBパイロット搬送波との位相ずれは実質的には存在せず、位相は不正確な状態となる。このような条件下ではVSB受信モードからのロックアウトが発生する。

【0016】米国特許第5,715,012号と米国特許出願第08/266,753号及び第08/773,949号に記載のQAM/VSB DTV受信機として、可能なVSB信号を基底帯にシンクロダイナするのに使用する回路にตอบสนองする虚数サンプル存在検出器によりAFPC信号の選択が制御されるように構成されるQAM/VSB DTV受信機の場合にも同様にQAM信号でないVSB信号の受信中に度々VSB受信のロックアウト問題が発生する。VSB信号を基底帯にシンクロダイナするために発生する搬送波とVSBパイロット搬送波との位相差に対する強度は、その重要度が虚数サンプル存在検出器が虚数サンプルの非発生を示す場合よりはVSBパイロット搬送波存在検出器がVSBパイロット搬送波の検出を示す場合に低い。しかしながら、それ

【0017】

【発明が解決しようとする課題】本発明の目的は、QAM受信用及びVSB受信用の帯域通過トラッカー(tracker)を用いてQAM/VSBデジタルテレビジョン受信機におけるVSB受信モードからのロックアウトを防止することにある。

【0018】

【課題を解決するための手段】本発明は、選択されたデジタルテレビジョン信号がQAMデジタルテレビジョン信号であるか又はVSBデジタルテレビジョン信号であるかにかかわらず、前記選択されたデジタルテレビジョン信号を受信するための無線受信機で具現される。前記無線受信機は、前記選択されたデジタルテレビジョン信号を選択して、そのテレビジョン信号を最小限第1の増幅副(penultimate)中間周波数信号に増幅、変換させる前端側回路と、前記第1の増幅副中間周波数信号を第1最終中間周波数信号に変換し、第1自動周波数及び位相制御信号により発振周波数と発振位相が制御されるように構成される第1制御型の発振器を含む第1周波数変換機と、前記第1最終中間周波数信号をデジタル化し、デジタル化済みの第1最終中間周波数信号を発生させる第1アナログ/デジタル変換機と、前記デジタル化済みの第1最終中間周波数信号内の全てのQAMデジタルテレビジョン信号を基底帯にシンクロダイナさせて第1同位相基底帯信号と第1直交位相

基底帯信号を発生させるシンクロダイナ回路と、デジタル化済みの第2最終中間周波数信号内の全てのVSBデジタルテレビジョン信号を基底帯にシンクロダイナさせて第2同位相基底帯信号と第2直交位相基底帯信号を発生させるシンクロダイナ回路とを含む。本発明の前記無線受信機は、前記前端側回路から供給される第2の増幅副中間周波数信号を前記第2最終中間周波数信号に変換し、発振周波数及び発振位相が第2自動周波数及び位相制御信号により制御されるように構成される第2制御型の発振器を含む第2周波数変換機と、前記第2最終中間周波数信号をデジタル化し、デジタル化済みの第2最終中間周波数信号を発生させる第2アナログ/デジタル変換機とを特徴とする。かつ、前記無線受信機は、前記第1同位相基底帯信号と前記第1直交位相基底帯信号にตอบสนองして前記第1自動周波数及び位相制御信号を発生させる第1自動周波数及び位相制御回路と、前記第2同位相基底帯信号と前記第2直交位相基底帯信号にตอบสนองして前記第2自動周波数及び位相制御信号を発生させる第2自動周波数及び位相制御回路とを含む。

【0019】上述した従来の技術によるQAM/VSB DTV受信機とは異なり、全てのQAM信号を基底帯にシンクロダイナするための前記回路と全てのVSB信号を基底帯にシンクロダイナするための前記回路にそれぞれ印加されるようにデジタル化済みの前記第1及び第2最終中間周波数信号は同一周波数変換機から供給されず、それぞれ第1制御型の発振器と第2制御型の発振器を含む個別的な第1及び第2周波数変換機によりそれぞれ供給される。かつ、第1制御型の発振器に印加される第1のAFPC信号は第2同位相基底帯信号や第2直交位相基底帯信号にはตอบสนองしない反面、第2制御型の発振器に印加される第2のAFPC信号は第1同位相基底帯信号や第1直交位相基底帯信号にはตอบสนองしない。第1及び第2制御型の発振器専用のこのような個別的なAFPCループにより上述したロックアウト問題点は防止される。さらに、前記第1及び第2制御型の発振器の公称発振周波数が同一になる必要がないため、全てのQAM信号を基底帯にシンクロダイナするための前記回路と全てのVSB信号を基底帯にシンクロダイナするための前記回路に関する追加設計の融通性が得られる。

【0020】

【発明の実施の形態】以下、本発明の望ましい実施形態を添付の図面に参照して詳しく説明する。図1には本発明に応じて構成されてQAMとVSBデジタルテレビジョン(以下、“TV信号”と称する)の両方を受信するDTV受信機の無線受信部が示されている。図1において、アンテナ1は極超短波(ultra high frequency: UHF)帯域又は超短波(very high frequency: VHF)帯域のTV信号に対する代表的なソースであって、アンテナ1からのTV信号は高周波(radio-frequency: RF)増幅器2に印加される。前記RF増幅器2に

は受信のために選択された前記TV信号に関連するテレビジョン放送周波数帯の一部を選択するためのトラッキング(tracking)事前選択フィルターが備えられている。前記RF増幅器2は自動利得制御(automatic-gain-control:AGC)遅延回路3を通して印加されるAGC信号に対して遅延応答する方式で逆自動利得制御される。前記RF増幅器2は受信のために選択されたTV信号に対する増幅応答信号を供給する。

【0021】前記増幅応答信号は極超短波(UHF)スペクトルで最も高い周波数のテレビジョンチャンネルよりも高い周波数帯域(以下、高帯域)の中間周波数にアップ変換されるように第1局部発振器10から出力されるスーパーヘテロダイン信号と混合される。現在の実際のTV構成によれば、前記局部発振器10は一般に周波数がAFT信号により制御される素子制御型発振器の周波数に対して選択された周波数比を有する周波数のスーパーヘテロダイン信号を発生させる周波数合成器である。このように選択された実際構成によれば、AFT信号に対する前記スーパーヘテロダイン信号の感度は受信された全てのTVチャンネルと関連して大体に同一になる。

【0022】RF増幅器2により供給される6MHz帯域幅の選択された高周波信号は第1混合器11で高帯域の中間周波数(IF)信号にアップ変換されるが、前記第1混合器11は望ましくは二重平衡線形乗算型で構成される。前記高帯域のIF信号はテレビジョン放送用に割り当てられたチャンネルを含むUHF帯域のうち、1GHz以上の映像周波数と関連する部分より高い極超短波周波数に中心周波数をおき、これにより、前記高帯域のIF信号は第1混合器11の出力端で帯域通過結合ネットワークにより容易に取り除かれる。

【0023】前記高帯域のIF信号は、高中間周波数帯域バッファ増幅器12(以下、“高IF帯域バッファ増幅器12”と称する)を通してSAW(surface-acoustic-wave)フィルター13に印加される。前記高IF帯域バッファ増幅器12は前記SAWフィルター13の挿入損失が10~12dBとなるように固定利得を提供し、望ましくない反射を防止するように選択された固定ソースインピーダンスにより前記SAWフィルター13を駆動させる。前記SAWフィルター13は大体に線形位相を備えており、一定振幅の出力信号を発生させる。前記SAWフィルター13の前記出力信号は約6MHzの帯域幅を備えており、中心帯域周波数に対して対称をなす1~1dBの通過帯域の信号である。

【0024】例えば、前記UHF帯域のIF信号は916MHzに中心周波数をおくことができる。SAWフィルター13として砒素化ガリウムのSAWフィルターを使用する場合、前記周波数範囲でSAWフィルター13は満足に動作する。前記SAWフィルター13の出力信号は第2混合器14に印加されてVHF帯域のうち、テレビジョン放送用に割り当てられたチャンネルを含む部分

より低い超短波周波数に中心周波数をおく低い周波数帯域(以下、低帯域)のIF信号にダウン変換される。前記低帯域のIF信号はアナログTV規定のように約44MHzに中心周波数をおくことができる。第2混合器14におけるダウン変換を行うために、前記第2混合器14に望ましくは水晶制御型の局部発振器20により安定した固定周波数のヘテロダイン信号が印加される。前記第2混合器14は望ましくは二重平衡線形乗算型で構成される。

10 【0025】低中間周波数帯域バッファ増幅器15(以下、“低IF帯域バッファ増幅器15”と称する)により低帯域IF信号がSAWフィルター16に印加されるが、前記SAWフィルター16は最小限6MHzの帯域幅を備える一定出力信号を発生させるように設計されている。前記低IF帯域バッファ増幅器15は前記SAWフィルター16の挿入損失が10~12dBとなるように固定利得を提供し、望ましくない反射を防止するように選択された固定ソースインピーダンスにより前記SAWフィルター16を駆動させる。前記SAWフィルター16は大体に線形位相を備えており、6MHzを超過する帯域幅を有する信号を出力する。これにより、以前のSAWフィルター13は第1中間周波数増幅器チェーンのチャンネル特性を決める。

20 【0026】SAWフィルター16としてニオブ酸リチウムのSAWフィルターを使用する場合、約44MHzに中心周波数をおく周波数範囲でSAWフィルター16は満足に動作する。前記SAWフィルター16の出力信号は自動利得制御型の低中間周波数(VHF)帯域増幅器(以下、“逆AGC型の低IF帯域増幅器”と称する)17、27に入力信号として印加される。前記逆AGC型の低IF帯域増幅器17の出力信号は最終IF信号を供給するための第3混合器18に入力信号として印加され、前記第3混合器18からの前記最終IF信号はアナログ/デジタル変換機19(以下、“ADC19”と称する)に印加されて同位相(I)QAM搬送波変調の同期検出と直交位相(Q)QAM搬送波変調の同期検出を行うデジタルシンクロダイン回路4(以下、“QAMDTVシンクロダイン回路4”と称する)に印加されるようにデジタル化する。

40 【0027】前記逆AGC型の低IF帯域増幅器27の出力信号は最終IF信号を供給するための第3混合器28に入力信号として印加され、前記第3混合器28からの前記最終IF信号はアナログ/デジタル変換機29(以下、“ADC29”と称する)に印加されて同位相(I)QAM搬送波変調の同期検出と直交位相(Q)QAM搬送波変調の同期検出を行うデジタルシンクロダイン回路5(以下、“VSBDTVシンクロダイン回路5”と称する)に印加されるようにデジタル化する。

50 【0028】本発明が関連する限り、図1の素子2、1



15

0-17, 20, 27は前記第3混合器18, 28に副(penultimate)IF信号を供給するための前端側回路を構成する。図1に示した三重変換型の無線受信機の場合、前記副IF信号はVHF帯域の2次IF信号である。前記逆AGC型の低IF帯域増幅器17の出力信号と電圧制御型(voltage-controlled: VCO、以下、“VCO型”と称する)の第3局部発振器30からのVHF局部発振信号は、第3混合器18にそれぞれ第1及び第2入力信号として印加される。前記第3混合器18はADC19によりデジタル化するために基底帯から数メガヘルツだけオフセットされた第1の最終IF信号を発生させるように逆AGC型の低IF帯域増幅器17からの増幅された第1のVHF IF信号をダウン変換させるように動作する。

【0029】QAM DTVシンクロダイン回路4は前記第1の最終IF信号に含まれるQAM DTV信号に応答してQAMシンボルを示す同位相(I)及び直交位相(Q)基底帯信号をそれぞれ復元させるように設計されている。前記I及びQ基底帯信号は迅速な動作を保障するように望ましくはROMで具現されるデジタル乗算機31によりともに乗算される。低周波数ビート(beat)項とシンボル速度項を示すサンプルを含む結果積はデジタル/アナログ変換機32(以下、“DAC32”と称する)によりアナログ形態に変換される。

【0030】DAC32の出力信号に含まれるシンボル速度項は自動周波数及び位相制御(automatic-frequency-and-phase-control: AFPC)検出器33(以下、“AFPC検出器33”と称する)に供給され、前記AFPC検出器33の出力信号はVCO型の第3局部発振器30に印加されて前記DAC32の出力信号に含まれる低周波数ビート項をゼロ周波数まで減少させるように前記VCO型の第3局部発振器30の周波数及び位相を調整する。前記VCO型の第3局部発振器30のこのようなフィードバック制御機は一種のコスタスループ(Costas loop)である。

【0031】前記DAC32の出力信号はQAM自動利得制御検出器34(以下、“QAMAGC検出器34”と称する)に印加されるが、前記QAMAGC検出器34はそれに印加される前記DAC32の出力信号に回答してAGC信号結合器25用の第1入力信号を発生させる。前記AGC信号結合器25は逆AGC型の低IF帯域増幅器17にAGC信号を印加する。逆AGC機能を有する前記逆AGC型の低IF帯域増幅器17を使用することは、その出力信号でQAMデジタル変調の線形成に対する保存をより良好にするためである。

【0032】前記逆AGC型の低IF帯域増幅器27の出力信号とVCO型の第3局部発振器35からのVHF局部発振信号は第3混合器28にそれぞれ第1及び第2入力信号として印加される。前記第3混合器28はADC29によりデジタル化するために基底帯から数メガ

16

ヘルツだけオフセットされた第2の最終IF信号を発生させるように逆AGC型のIF増幅器27からの増幅された第2のVHF IF信号をダウン変換するように動作する。

【0033】VSB DTVシンクロダイン回路4は前記第2の最終IF信号に含まれるVSB DTV信号に回答して同位相(I)及び直交位相(Q)基底帯信号をそれぞれ復元させるように設計されている。前記I及びQ基底帯信号のうち、少なくともI基底帯信号はVSB AMシンボルを示す。VSB DTVシンクロダイン回路5からのQ基底帯信号はデジタル/アナログ変換機36(以下、“DAC36”と称する)によりアナログ形態に変換され、前記DAC36の出力信号に含まれる低周波数ビート項は低域通過フィルター37により前記DAC36の出力信号から抽出された後、前記VCO型の第3局部発振器35にAFPC信号として印加される。

【0034】VSB DTVシンクロダイン回路5からのI基底帯信号はデジタル/アナログ変換機38(以下、“DAC38”と称する)によりアナログ形態に変換され、前記DAC38の出力信号はVSB自動利得制御検出器39(以下、“VSB AGC検出器39”と称する)に印加されるが、前記VSB AGC検出器39はそれに印加される前記DAC38の出力信号に回答してAGC信号結合器25用の第2入力信号を発生させる。前記AGC信号結合器25は逆AGC型の低IF帯域増幅器27にAGC信号を印加する。逆AGC機能を有する前記逆AGC型の低IF帯域増幅器27を使用することは、その出力信号でQAMデジタル変調の線形成に対する保存をより良好にするためである。

【0035】QAM AGC検出器34とVSB AGC検出器39の各出力信号のうち、いずれか一つは無線受信機の利得減少の必要性を示し、これにより、AGC信号結合器25は前記出力信号に対するアナログOR回路として動作して前記QAMAGC検出器34とVSB AGC検出器39の出力信号のうち、無線受信機の利得減少の必要性を示す前記出力信号のみに応答するAGC信号を発生させるように構成される。前記AGC信号結合器25は二つの逆AGC型の低IF帯域増幅器17, 27の両方にAGC信号を供給する。前記AGC結合信号結合器25は非常に強い信号の受信時、RF増幅器2の利得を減少させるように前記AGC遅延回路3にAGC信号を印加する。

【0036】ATSC信号パイロット搬送波の同期検出による直流項がDAC36の出力信号に存在するか否かはVSBパイロット搬送波存在検出器として動作する臨界値検出器21(以下、“VSBパイロット搬送波存在検出器21”と称する)により感知される。前記VSBパイロット搬送波存在検出器21によるATSC信号パイロット搬送波の存在及び非存在を示す信号はシンクロ

ダイナミック結果選択器 6 の制御信号として用いられる。この信号は振幅及び群遅延等化器 7 に印加されて前記振幅及び群遅延等化器 7 内のデジタルフィルターの構成を現在受信中の DTV 信号が QAM AM 信号であるか、或いは VSB AM 信号であるかに応じて前記 DTV 信号に好適に選択可能にする。

【0037】シンクロダイナミック結果選択器 6 は ATSC 信号パイロット搬送波の非存在を示す VSB パイロット搬送波存在検出器 21 からの出力信号にตอบสนองして前記 QAM DTV シンクロダイナミック回路 4 からの I 基底帯信号を選択して振幅及び群遅延等化器 7 に実数サンプルストリームとして印加されるようにし、前記 QAM DTV シンクロダイナミック回路 4 からの Q 基底帯信号を選択して前記振幅及び群遅延等化器 7 に虚数サンプルストリームとして印加されるようにする。このような二つの選択過程は位相をスタガ (stagger) させる方式で行われるのではなく、同期的に行われる。

【0038】サンプル速度が秒当たり  $21.52 \times 10^6$  個のサンプルに該当する速度であると仮定するとき、振幅及び群遅延等化器 7 は内部のデジタルフィルター回路が QAM シンボルのボーレート (baud rate) の 4 倍に該当する秒当たり  $21.52 \times 10^6$  個のサンプルのサンプル速度でクロックされるように分数等化器として動作することができる。適宜な設計としては、QAM のために振幅及び群遅延等化器 7 が QAM DTV シンクロダイナミック回路 4 から受信する実数及び虚数サンプルストリームに対する速度減少フィルタリングを使用することがある。

【0039】かつ、復調された VSB M シンボルの実数サンプルのストリームに対する等化のために使用するハードウェアの利用観点からみると、復調された QAM シンボルの実数及び虚数サンプルストリームを交番サンプル方式 (alternate sample basis) で時分割多重化した後、前記デジタル等化フィルタリングの残余過程を二重位相方式で行い、QAM 受信中に複素数等化を提供することが便利である。復調された QAM に対する振幅及び群遅延等化器 7 の入力端における速度減少フィルタリングは前記振幅及び群遅延等化器 7 を復調された QAM に対する同期等化器として又は復調された QAM に対する同期等化器として動作させうる。前記振幅及び群遅延等化器 7 は復調された QAM に対する分数等化器として動作する場合、QAM 信号に対するトレリスデコーダー 91 (図 8) 側の出力端に速度減少フィルタが備えられる。

【0040】図 1 において、シンクロダイナミック結果選択器 6 は ATSC 信号パイロット搬送波の存在を示す VSB パイロット搬送波存在検出器 21 からの出力信号にตอบสนองして前記 VSB DTV シンクロダイナミック回路 5 からの I 基底帯信号を選択して振幅及び群遅延等化器 7 に実数サンプルストリームとして印加されるようにし、算術 0 の

ストリームを選択して前記振幅及び群遅延等化器 7 に虚数サンプルストリームとして印加されるようにする。各ストリームにおけるサンプル速度が秒当たり  $21.52 \times 10^6$  個のサンプルに該当する速度であると仮定するとき、振幅及び群遅延等化器 7 は内部のデジタルフィルター回路が VSB AM シンボルのボーレートの 2 倍に該当する秒当たり  $21.52 \times 10^6$  個のサンプルのサンプル速度でクロックされるように VSB AM 受信中に分数等化器として動作するように制御される。

【0041】他の実施形態として、前記振幅及び群遅延等化器 7 はその入力端に速度減少フィルタを備えることもできる。各ストリームにおけるサンプル速度が依然として秒当たり  $21.52 \times 10^6$  個のサンプルに該当する速度であると仮定するとき、前記速度減少フィルタは振幅及び群遅延等化器 7 を同期等化器として動作するように VSB AM に対して秒当たり  $10.76 \times 10^6$  個のサンプルのサンプル速度に該当するボーレートまで再度サンプリングを行うか、振幅及び群遅延等化器 7 をより少ない数のタップを有する分数等化器として動作するように  $4/3$  ボーレートのようにより小さいレートまで再度サンプリングを行うことができる。前記振幅及び群遅延等化器 7 は復調された VSB AM に対する分数等化器として動作する場合、VSB AM 信号に対するトレリスデコーダー 92 (図 8) 側の出力端に速度減少フィルタが備えられる。

【0042】図 2 には SAW フィルター 16 の出力信号を増幅させるのに逆 AGC 型の低 IF 帯域増幅器 17、27 の代わりに単一の逆 AGC 型の低 IF 帯域増幅器 26 を使用するという側面で図 1 の QAM/VSB DTV 受信機とは異なる QAM/VSB DTV 受信機の無線受信部が示されている。第 3 混合器 18、28 は逆 AGC 型の低 IF 帯域増幅器 17、27 の各出力信号の代わりに、前記単一の逆 AGC 型の低 IF 帯域増幅器 26 の出力信号をその各低 IF 帯域の DTV 入力信号として受信する。前記低 IF 帯域増幅器 26 には逆 AGC 信号として AGC 信号結合器 25 の出力信号が印加される。本発明が関連する限り、図 2 の素子 2、10-16、26 は前記第 3 混合器 18、28 に副 IF 信号を供給するための前端側回路を構成する。

【0043】図 3 及び図 4 にはシンクロダイナミック結果選択器 6 に対する制御信号である QAM/VSB 制御信号が VSB パイロット搬送波存在検出器 21 により発生しないという側面で図 1 及び図 2 の QAM/VSB DTV 受信機とは異なる QAM/VSB DTV 受信機の無線受信部が示されている。図 3 及び図 4 に示した QAM/VSB DTV 受信機の場合、QAM/VSB 制御信号は VSB DTV シンクロダイナミック回路 5 からの低周波直交位相出力信号にตอบสนองするように接続される虚数サンプル存在検出器 22 により発生するようになっている。前記虚数サンプル存在検出器 22 は QAM 信号

が受信中状態に対する表示を提供するように前記低周波直交位相出力信号のエネルギーに実質的な変化があるときを検出する。

【0044】本発明のさらに他の実施形態の場合、前記QAM/VSB制御信号は単安定回路又はその等価回路からの出力信号として次のような方式で発生する。整合フィルタにVSB DTVシンクロダイン回路5の同位相出力信号を前記整合フィルタの入力信号として印加して前記整合フィルタにより前記同位相出力信号に含まれるデータセグメント同期化コード群、データフィールド同期化コード群又はデータフィールド同期化コード群の一部にตอบสนองして出力パルスを発生させる。

【0045】前記出力パルスはノイズとの区分のために臨界値検出器により臨界値が検出され、前記臨界値検出器からの結果パルスは単安定回路に印加されて単安定回路を非安定状態に切り換える。前記単安定回路が非安定状態にあるとき、前記QAM/VSB制御信号はVSB AM受信状態を示す。VSB DTV信号を同伴するデータ同期化信号が検出されない場合、前記単安定回路は安定状態となり、したがって、この場合のQAM/VSB制御信号はQAM受信を意味するVSB DTV信号の非受信を示す。

【0046】図5にはQAM DTV信号を基底帯にシンクロダインするためのQAM DTVシンクロダイン回路4の具体的な構成が示されている。前記QAM DTVシンクロダイン回路4は、そのQAM DTVシンクロダイン回路4の出力信号の実数部を発生させるためのQAM同位相同期検出器40と、前記QAM DTVシンクロダイン回路4の出力信号の虚数部を発生させるためのQAM直交位相同期検出器45とを含む。本質的に、前記QAM DTVシンクロダイン回路4はADC 19からのデジタルサンプルにตอบสนองして出力される実数/複素数サンプル変換機48の出力信号にROM 49

(以下、“QAM複素搬送波ROM 49”と称する)から判読されたQAM搬送波の複素数デジタルサンプルを乗算させる複素数デジタル乗算機である。

【0047】具体的には、前記QAM DTVシンクロダイン回路4はデジタル加算機46、デジタル減算機47及び第1、第2、第3、第4デジタル乗算機41~44を含めている。前記QAM同位相同期検出器40は前記QAM DTVシンクロダイン回路4の出力信号の実数部を発生させるために前記第1デジタル乗算機41、前記第2デジタル乗算機42、前記第1及び第2デジタル乗算機41、42の積出力信号を加算するための前記デジタル加算機46を含めている。

【0048】前記第1デジタル乗算機41は前記実数/複素数サンプル変換機48から供給される最終IF信号の実数デジタルサンプルに前記QAM複素搬送波ROM 49内のコサインQAM複素搬送波ルックアップテーブル491から判読されたQAM搬送波のコサイン値

を示すデジタルサンプルを乗算し、前記第2デジタル乗算機42は前記実数/複素数サンプル変換機48から供給される最終IF信号の虚数デジタルサンプルに前記QAM複素搬送波ROM 49内のサインQAM複素搬送波ルックアップテーブル492から判読されたQAM搬送波のサイン値を示すデジタルサンプルを乗算する。

【0049】前記QAM直交位相同期検出器45は前記QAM DTVシンクロダイン回路4の出力信号の虚数部を発生させるために前記第3デジタル乗算機43、前記第4デジタル乗算機44、前記第4デジタル乗算機44の積出力信号から前記第3デジタル乗算機43の積出力信号を減算するための前記デジタル減算機47を含めている。前記第3デジタル乗算機43は前記実数/複素数サンプル変換機48から供給される最終IF信号の実数デジタルサンプルに前記QAM複素搬送波ROM 49内のサインQAM複素搬送波ルックアップテーブル492から判読されたQAM搬送波のサイン値を示すデジタルサンプルを乗算し、前記第4デジタル乗算機44は前記実数/複素数サンプル変換機48から供給される最終IF信号の虚数デジタルサンプルに前記QAM複素搬送波ROM 49内のコサインQAM複素搬送波ルックアップテーブル491から判読されたQAM搬送波のコサイン値を示すデジタルサンプルを乗算する。

【0050】図6にはVSB DTV信号を基底帯にシンクロダインするためのVSB DTVシンクロダイン回路5の具体的な構成が示されている。前記VSB DTVシンクロダイン回路5は、そのVSB DTVシンクロダイン回路5の出力信号の実数部を発生させるためのVSB同位相同期検出器50と、前記VSB DTVシンクロダイン回路5の出力信号の虚数部を発生させるためのVSB直交位相同期検出器55とを含む。本質的に、前記VSB DTVシンクロダイン回路5はADC 29からのデジタルサンプルにตอบสนองして出力される実数/複素数サンプル変換機58の出力信号にROM 59

(以下、“VSB複素搬送波ROM 59”と称する)から判読されたVSB搬送波の複素数デジタルサンプルを乗算させる複素数デジタル乗算機である。

【0051】具体的には、前記VSB DTVシンクロダイン回路5はデジタル加算機56、デジタル減算機57及び第1、第2、第3、第4デジタル乗算機51~54を含めている。前記VSB同位相同期検出器50は前記VSB DTVシンクロダイン回路5の出力信号の実数部を発生させるために前記第1デジタル乗算機51、前記第2デジタル乗算機52、前記第1及び第2デジタル乗算機51、52の積出力信号を加算するための前記デジタル加算機56を含めている。

【0052】前記第1デジタル乗算機51は前記実数/複素数サンプル変換機58から供給される最終IF信

号の実数デジタルサンプルに前記VSB複素搬送波ROM59内のコサインVSB複素搬送波ルックアップテーブル591から判読されたVSB搬送波のコサイン値を示すデジタルサンプルを乗算し、前記第2デジタル乗算機52は前記実数/複素数サンプル変換機58から供給される最終IF信号の虚数デジタルサンプルに前記VSB複素搬送波ROM59内のサインVSB複素搬送波ルックアップテーブル592から判読されたVSB搬送波のサイン値を示すデジタルサンプルを乗算する。

【0053】前記VSB直交位相同期検出器55は前記VSB DTVシンクロダイナ回路5の出力信号の虚数部を発生させるために前記第3デジタル乗算機53、前記第4デジタル乗算機54、前記第4デジタル乗算機54の積出力信号から前記第3デジタル乗算機53の積出力信号を減算するための前記デジタル減算機57を含んでいる。前記第3デジタル乗算機53は前記実数/複素数サンプル変換機58から供給される最終IF信号の実数デジタルサンプルに前記VSB複素搬送波ROM59内のサインVSB複素搬送波ルックアップテーブル592から判読されたVSB搬送波のサイン値を示すデジタルサンプルを乗算し、前記第4デジタル乗算機54は前記実数/複素数サンプル変換機58から供給される最終IF信号の虚数デジタルサンプルに前記VSB複素搬送波ROM59内のコサインVSB複素搬送波ルックアップテーブル591から判読されたVSB搬送波のコサイン値を示すデジタルサンプルを乗算する。

【0054】図7にはサンプルクロック発生器8の代表的な構成が詳しく示されている。この構成は公称的に21.52MHz周波数のシノイド的(cisoidal)な発振信号を発生させ、望ましくは固有発振周波数と発振位相の安定化のために水晶を使用する形態からなる電圧制御型の発振器80(以下、“21.5MHzの水晶VCO80”と称する)を含む。前記21.5MHzの水晶VCO80は自動周波数及び位相制御(AFPC)信号電圧により発振周波数及び位相が制御されるように構成される制御型の発振器である。

【0055】前記AFPC信号電圧は、前記21.5MHzの水晶VCO80の発振信号に対する分周応答信号を10.76MHzのアナログ帯域通過フィルター82(以下、“10.76MHzのアナログBPF82”と称する)を通して供給される10.76MHzの基準搬送波と比較する自動周波数及び位相制御(AFPC)検出器81(以下、“AFPC検出器81”と称する)により発生する。

【0056】前記シノイド的な発振信号にตอบสนองして対称クリッパ(clipper)又はリミッタ83が本質的に矩形波の出力信号を発生させるが、前記矩形波出力信号はADC22内で最終IF信号のサンプリングをタイミング

させるための第1クロック信号として用いられる。前記対称クリッパ83の出力信号は分周器フリップフロップ84(以下、“ $(f/2)$  Tフリップフロップ84と称する)に印加されるが、前記 $(f/2)$  Tフリップフロップ84は所定の方式で前記第1クロック信号の遷移にตอบสนองして前記21.5MHzの水晶VCO80の発振周波数の $1/2$ に該当する10.76MHzの基本周波数を有する他の矩形波を発生させる。

【0057】前記21.5MHzの水晶VCO80の発振信号に対するこのような分周応答信号は前記AFPC検出器81に印加されて、前記10.76MHzのアナログBPF82を通して供給される10.76MHzの基準搬送波と比較される。前記 $(f/2)$  Tフリップフロップ84は10.76MHzの基本周波数を有する矩形波の出力信号をAND回路85に供給して前記第1クロック信号とAND演算させることにより、振幅及び群遅延等化器7における速度減少フィルタリングに用いられる第2クロック信号を発生させる。

【0058】21.5MHzの水晶VCO80から供給される21.52MHzの基準搬送波は基底帯にシンクロダイナする受信DTV信号からシンボル周波数(又はボー周波数)の低調波に該当する周波数を有する成分を抽出し、周波数増倍器回路で前記シンボル周波数の低調波に適宜な因数を乗算することにより発生する。以下、その過程を具体的に説明するが、この説明は先ず前記受信DTV信号が10.76MHzのシンボル周波数又はボーレートに有するVSB信号であると仮定する状態で、その次には受信DTV信号が5.38MHzのシンボル周波数又はボーレートに有するQAM信号であると仮定する状態で行われる。

【0059】前記VSBパイロット搬送波検出器21にはデジタルマルチプレクサ86(以下、“5.38MHzの基準選択器86”と称する)が接続されているが、この5.38MHzの基準選択器86は前記受信DTV信号を同伴するパイロット搬送波を検出して前記受信DTV信号がVSB信号であると示す前記VSBパイロット搬送波検出器21からの出力信号にตอบสนองしてVSB同位相同期検出器50から供給される前記受信DTV信号の実数サンプルを選択することにより、その実数サンプルを5.38MHzに中心周波数をおく選択応答信号を提供する帯域通過FIRデジタルフィルター87(以下、“5.38MHzのデジタルBPF87”と称する)に印加させるように動作し、これにより、前記5.38MHzのデジタルBPF87は前記VSB信号からシンボル周波数の1次低調波を選択する。

【0060】デジタル方式で後続周波数増倍を行うときに発生するアンダーサンプリング問題を防止するために、5.38MHzにおける後続周波数増倍はアナログ方式で行われる。すなわち、5.38MHzのデジタルBPF87の出力信号はデジタル/アナログ変換機

88 (以下、“DAC 88”と称する)によりアナログ形態に変換され、結果信号は伝播整流回路89に印加される。前記伝播整流回路89は5.38MHzの2次高調波として強い10.76MHz成分を含む前記5.38MHzのデジタルBPF87の出力信号の高調波を発生させる。前記10.76MHzのアナログBPF82は前記5.38MHzの2次高調波に定答して前記AFPC検出器81に10.76MHzの基準搬送波入力信号を供給する。

【0061】かつ、前記5.38MHzの基準選択器86は前記受信DTV信号を伴するパイロット搬送波を検出しないで前記受信DTV信号がQAM信号であると示す前記VSBパイロット搬送波検出器21からの出力信号に定答して自乗回路8Aの出力信号を選択することにより、その選択信号を5.38MHzに中心周波数をおく選択定答信号を提供する前記5.38MHzのデジタルBPF87に印加させるように動作する。

【0062】基底帯QAM信号のシンボル周波数の2.69MHzの1次低調波を選択するために2.69MHzに中心周波数をおく選択出力信号を提供する帯域通過FIRデジタルフィルター8B (以下、“2.69MHzのデジタルBPF 8B”と称する)により前記自乗回路8Aに対する入力信号が供給され、これにより前記自乗回路8Aは強い5.38MHzの成分を含む前記2.69MHzのデジタルBPF 8Bの出力信号の高調波を発生させる。前記基底帯QAM信号は、図7に示したようにQAM同位相同期検出器40から又はQAM直交位相同期検出器45から供給されう。

【0063】図7の前記自乗回路8Aは2.69MHzのデジタルBPF 8Bの出力信号を乗数及び被乗数として受信するデジタル乗算機として示されている。前記自乗回路8Aは論理ゲートを使用してデジタル乗算機で構成されうが、より迅速な動作のために自乗値に対するルックアップテーブルを貯蔵しているROMで構成される。以前フィルターの出力信号の高調波を発生させるのに前記自乗回路の代わりに絶対値回路を使用することもできるが、この場合には弱い2次高調波が発生するので望ましくない。

【0064】図7には最終中間周波数に変換され、相互直交位相関係を有するQAM搬送波の二つの位相に対する複素数デジタル表現信号を提供するQAM複素搬送波ROM49のコサインQAM複素搬送波ルックアップテーブル491とサインQAM複素搬送波ルックアップテーブル492にアドレス信号を供給する第1アドレス発生器60の代表的な構成が示されている。前記第1アドレス発生器60には第1アドレスカウンタ61が備えられて前記第1クロック信号の遷移を計数し、これにより基本第1アドレス信号を発生させる。この基本第1アドレス信号はデジタル加算機62に第1被加数として印加される。

【0065】前記デジタル加算機62内で前記基本第1アドレス信号には前記デジタル加算機62に第2被加数として印加される第1アドレス訂正信号が加算され、これによりQAM複素搬送波ROM49のコサインQAM複素搬送波ルックアップテーブル491とサインQAM複素搬送波ルックアップテーブル492の両方をアドレスさせるための訂正された第1アドレス信号が和出力信号として発生する。前記第1アドレス発生器60にはシンボルクロック回転検出器63が備えられているが、このシンボルクロック回転検出器63はQAM同位相同期検出器40により基底帯にシンクロダインするQAM信号の実数サンプルのシーケンス及びQAM直交位相同期検出器45により基底帯にシンクロダインするQAM信号の虚数サンプルのシーケンスに定答する。

【0066】前記シンボルクロック回転検出器63は、シンボル周波数の約数である最終中間周波数にヘテロダインされた受信QAM信号からわかるように、前記第1クロック信号に応じて受信機で行われるシンボルクロッキングと送信機で行われるシンボルクロッキングとの位相ずれを検出する。1992年5月19日付、A. D. Kucar氏による米国特許第5,115,454号 (発明の名称: “METHOD AND APPARATUS FOR CARRIER SYNCHRONIZATION AND DATA DETENTION”)には前記シンボルクロック回転検出器63の構成に関連する各種の形態及びその一部を説明する背景文献が記載されている。

【0067】前記第1アドレス発生器60にはデジタル低域通過フィルター64 (以下、“サンプル平均化デジタルLPF64”と称する)が備えられているが、このサンプル平均化デジタルLPF64は前記シンボルクロック回転検出器63により検出される、受信機で行われるシンボルクロッキングの位相ずれを多数のサンプル (例えば、数百万個のサンプル) に対して平均化して、前記基本第1アドレス信号を訂正するように前記デジタル加算機62に供給される前記第1アドレス訂正信号を発生させる。このように多数のサンプルに対して行われる平均化より少ない個数のサンプルを累積した後、その累積サンプルを後続累積のために減少したサンプル速度で順方向にダンプ (dump) させ、このような累積とサブサンプリングをサブサンプリングの速度を次第に減少させながら数回繰り返す過程により行うことができる。

【0068】かつ、図7には最終中間周波数に変換され、相互直交位相関係を有するVSB搬送波の二つの同期位相に対する複素数デジタル表現信号を提供するVSB複素搬送波ROM59のコサインVSB複素搬送波ルックアップテーブル591とサインVSB複素搬送波ルックアップテーブル592にアドレス信号を供給する第2アドレス発生器70の代表的な構成が示されている。前記第2アドレス発生器70には第2アドレスカウンタ71が備えられて前記第1クロック信号の遷移を

計数し、これにより基本第2アドレス信号を発生させる。

【0069】この基本第2アドレス信号はデジタル加算機72に第1被加数として印加される。前記デジタル加算機72内で前記基本第2アドレス信号には前記デジタル加算機72に第2被加数として印加される第2アドレス訂正信号が加算され、これによりVSB複素搬送波ROM59のコサインVSB複素搬送波ルックアップテーブル591とサインVSB複素搬送波ルックアップテーブル592の両方をアドレスさせるための訂正された第2アドレス信号が和出力信号として発生する。

【0070】さらに、図7には前記VSB同位相同期検出器50からのサンプルを量子化器74に入力信号として印加するまえに所定個数のサンプル周期だけ遅延させるクロック型のデジタル遅延ライン73が示されている。前記量子化器74はそれに入力信号として現在受信されるサンプルにより最も近似した量子化レベルを供給する。このような量子化レベルはVSB信号を同伴するパイロット搬送波のエネルギーから推定又は前記VSB信号の包絡線検出結果から推定することができる。

【0071】量子化器74により出力信号として選択される最も近似した量子化レベルは出力端にクロック型のラッチを含めてクロック型の素子として動作するデジタル加算機/減算機75で前記量子化器74の入力信号により減算される。前記デジタル加算機/減算機75からの結果差出力信号は復元されるべきシンボルレベルから実際復元されたシンボルレベルの退去を示すが、その退去の極性が先行シンボル位相ずれ又は遅延シンボル位相ずれのうち、いずれか一つによるか否かは解決すべきである。

【0072】前記クロック型のデジタル遅延ライン73に入力信号として印加される前記VSB同位相同期検出器50からのサンプルは、遅延無しに平均自乗誤差(Mean-Square-Error: MSE) こう配検出フィルター76(以下、“MSEこう配検出フィルター76”と称する)に入力信号として印加される。前記MSEこう配検出フィルター76は $(-1/2)$ ,  $1$ ,  $0$ ,  $(-1)$ ,  $(+1/2)$ カーネル(kernel)を有する有限インパルス応答(FIR)型のデジタルフィルターであって、このフィルターの動作は前記第1サンプリングクロックによりクロックされるようになっている。

【0073】前記クロック型のデジタル遅延回路73により提供される前記遅延サンプル期間の個数は、MSEこう配検出フィルター76の出力信号がデジタル加算機/減算機75からの差信号と一時的に整列状態をなすように決められる。このため、デジタル加算機/減算機75からの差信号はデジタル乗算機77によりMSEこう配検出フィルター76の出力信号と乗算される。2の補数フィルターである前記MSEこう配検出フィルター76の出力信号のうち、符号ビット及び次の最

上位ビットのみでも乗算が可能であり、これにより、デジタル乗算機77の構成を単純化することができる。

【0074】前記デジタル乗算機77から出力される積信号のサンプルは受信機で行われるシンボルクロックの位相ずれを示すものであって、デジタル低域通過フィルター78(以下、“サンプル平均化デジタルLPF78”と称する)により平均化する。前記サンプル平均化デジタルLPF78により行われる平均化は多数のサンプル(例えば、数百万個のサンプル)に対して行われ、その結果、前記サンプル平均化デジタルLPF78は前記基本第2アドレスを訂正するように前記デジタル加算機72に印加される前記第2アドレス訂正信号を発生させる。

【0075】図6に示した前記第2アドレス発生器70に用いられるシンボル同期技術は、1976年12月発行のIEEE Transactions on Communicationsのページ1326-1330に記載のS. U. H. Qureshiの論文“Timing Recovery for Equalized Partial-Response Systems”でパルス振幅変調(PAM)信号の使用と関連する一般的な技術と同一である。VSB信号のシンボル同期と関連して使用するこのようなシンボル同期技術は本明細書で引用しているC. B. Patelと本発明者の先出願に記載されている。

【0076】図7に示した一般的な形態の第2アドレス発生器70の場合、クロック型のデジタル遅延ライン73は別途の素子としては存在せず、その代わりにMSEこう配検出フィルター76と一時的に整列されるデジタル加算機/減算機75からの差信号に対して所定のサンプル周期個数だけ遅延する状態で量子化器74に入力される入力信号は、MSEこう配検出フィルター76に内蔵されているタップ型のデジタル遅延ラインから発生する。前記タップ型のデジタル遅延ラインはMSEこう配検出フィルター76の出力信号を発生させるように合算以前に前記 $(-1/2)$ ,  $1$ ,  $0$ ,  $(-1)$ ,  $(+1/2)$ カーネルにより加重処理される差動遅延サンプルを供給する。

【0077】図8には前記振幅及び群遅延等化器7が示されているが、前記振幅及び群遅延等化器7はシンボル間のエラーを発生しやすい振幅対周波数特性を有する基底帯応答信号をシンボル間のエラーを発生させる傾向を最小化する最適の振幅対周波数特性を有する信号に変換させる。図1乃至図4に示した前記振幅及び群遅延等化器7には等化器に使用するための“off-the-shelf”として入手可能なモノリシック(monolithic)集積回路のうち、適宜のものを使用することができる。

【0078】このような集積回路は、振幅及び群遅延等化のために使用され、タップ加重値がプログラム可能な多重タップデジタルフィルターと、トレーニング信号を選択的に累積し、その累積結果を一時的に貯蔵する回

路と、一時貯蔵累積結果を“priori”として知られている理想的なトレーニング信号と比較し、振幅及び群遅延等化のために使用する多重タップデジタルフィルターの更新タップ加重値を計算するためのマイクロコンピュータとを含む。

【0079】VSB AM受信中に振幅及び群遅延等化器7の実数出力信号はVSB元の信号からのシンボルデコーディングされたデジタルデータストリームを復元させるシンボルデコーディングを行う1次元シンボルデコーディング回路91（以下、“VSB 1次元トレリスデコーディング回路91”と称する）に入力信号として印加される。ATSC規格によるVSB信号の場合には、トレリスコーディング処理されないフィールド同期コード群を含む各データフィールドの初期データセグメントを除く全てのデータセグメント内のデータに対してトレリスコーディングが用いられる。

【0080】従来の技術のように、VSB 1次元トレリスデコーディング回路91が供給するシンボルデコーディングされたデジタルデータストリームのうち一つとして後続のデータ処理のために使用するデジタルデータストリームはデータスライス過程の結果をトレリスデコーディングすることにより発生し、通常は最適のビタビ（Viterbi）デコーディング技術が使用される。従来の技術のように、VSB 1次元トレリスデコーディング回路91が供給するシンボルデコーディングされたデジタルデータストリームのうちもう一つとして受信されたQAM元の信号に含まれている同期情報にตอบสนองする受信機によるデータ処理を制御するために使用するデジタルデータストリームは、後続のトレリスデコーディング無しにデータスライス過程を用いて発生する。

【0081】前記VSB 1次元トレリスデコーディング回路91は望ましくは本明細書で引用され、1998年5月5日付、米国特許第5,748,226号（発明の名称：“DIGITAL TELEVISION RECEIVER WITH ADAPTIVE FILTER CIRCUITRY FOR SUPPRESSING NTSC CO-CHANNEL INTERFERENCE”）に記載のものと類似したデータスライス技術を利用するという側面で通常の従来の方式とは異なる。

【0082】QAM受信中に前記振幅及び群遅延等化器7の実数及び虚数応答信号の両方はQAM元の信号からのシンボルデコーディングされたデジタルデータストリームを復元させるシンボルデコーディングを行う2次元シンボルデコーディング回路92（以下、“QAM 2次元トレリスデコーディング回路92”と称する）に入力信号として印加される。前記QAM元の信号がそのVSB元の信号内のデータ同期情報に対応するデータ同期情報を含むと仮定すれば、シンボルデコーディングされたデジタルデータストリームのうち一つは後続のデータ処理のために供給されるトレリスデコーディングされたデジタルデータストリームとなり、シンボルデ

コーディングされたデジタルデータストリームのうちもう一つは後続のトレリスデコーディング無しにデータスライス過程により発生する。後者のシンボルデコーディングされたデジタルデータストリームは、前記受信されたVSB元の信号に含まれている同期情報にตอบสนองする受信機によるデータ処理を制御するのに用いられる。

【0083】VSB 1次元トレリスデコーディング回路91とQAM 2次元トレリスデコーディング回路92にはデジタル信号マルチプレクサ93が接続されているが、そのデジタル信号マルチプレクサ93は印加される二つのデジタル入力信号のうち一つを出力信号として選択するデータソース選択器93（以下、“データソース選択器93”と称する）として作用する。前記データソース選択器93はVSBシンクロダイン回路5からの実数サンプルのゼロ周波数項を検出するためのVSBパイロット搬送波存在検出器21により制御されるように構成される。

【0084】前記ゼロ周波数項がVSB信号を同伴するパイロット搬送波信号の不在を示す、本質的にゼロのエネルギーを有する場合、データソース選択器93はその第1デジタル入力信号に選択的にตอบสนองしてそのデジタルデータ出力源としてQAM信号に含まれるシンボルをデコーディングするQAM 2次元トレリスデコーディング回路92を選択する。しかしながら、前記ゼロ周波数項がVSB信号を同伴するパイロット搬送波信号の存在を示す実質的なエネルギーを有する場合、データソース選択器93はその第2デジタル入力信号に選択的にตอบสนองしてそのデジタルデータ出力源としてVSB信号に含まれるシンボルをデコーディングするVSB 1次元トレリスデコーディング回路91を選択する。

【0085】前記データソース選択器93により選択されたデータはデータディエンタリーバー94に入力信号として印加され、そのデータディエンタリーバー94から供給されるディエンタリーバされたデータはリードソロモンデコーダー95に印加される。前記データディエンタリーバー94は度々その専用モノリシック集積回路内に構成され、現在受信されるDTV信号がQAM形態であるか、或いはVSB形態であるかに応じてDTV信号に好適なディエンタリービングアルゴリズムを選択するように、VSBパイロット搬送波存在検出器21からの出力表示信号にตอบสนอง可能になっているが、このような事項は単純設計事項に過ぎない。

【0086】かつ、前記リードソロモンデコーダー95も度々その専用モノリシック集積回路内に構成され、現在受信されるDTV信号がQAM形態であるか、或いはVSB形態であるかに応じてDTV信号に好適なリードソロモンアルゴリズムを選択するようにVSBパイロット搬送波存在検出器21からの出力表示信号にตอบสนอง可能になっているが、このような事項も単純設計事項に過ぎない。リードソロモンデコーダー95はデータデ

ィランダム化器 96 にエラー検出データを供給するが、前記エラー検出データにตอบสนองしてデータディランダム化器 96 は DTV 受信機に伝送するまえにランダム化信号を再生させる。前記再生された信号はパケットソーター (packet sorter) 97 用のデータパケットを含む。データディランダム化器 96 は現在受信される DTV 信号が QAM 形態であるか、或いは VSB 形態であるかに応じて DTV 信号に好適なデータディランダム化アルゴリズムを選択するように、VSB パイロット搬送波存在検出器 21 からの出力表示信号にตอบสนอง可能に構成されているが、このような事項も単純設計事項に過ぎない。

【0087】QAM 2 次元トレリスデコーディング回路 92 のデータ出力に含まれているデータ同期情報は第 1 データ同期復元回路 98 により復元され、VSB 1 次元トレリスデコーディング回路 91 のデータ出力に含まれているデータ同期情報は第 2 データ同期復元回路 99 により復元される。前記データ同期復元回路 98、99 にはデータ同期選択器 100 が接続されているが、前記データ同期選択器 100 は VSB シンクロダイン回路 5 からの実数サンプルのゼロ周波数項を検出するための VSB パイロット搬送波存在検出器 21 の制御に応じて、第 1、第 2 データ同期復元回路 98、99 によりそれぞれ提供されるデータ同期情報のうち一つを選択するようになっている。

【0088】前記ゼロ周波数項が VSB 信号を同伴するパイロット搬送波信号の不在を示す、本質的にゼロのエネルギーを有する場合、データ同期選択器 100 はその出力信号として第 1 データ同期復元回路 98 により提供されるデータ同期情報を選択する。しかしながら、前記ゼロ周波数項が VSB 信号を同伴するパイロット搬送波信号の存在を示す実質的なエネルギーを有する場合、データ同期選択器 100 はその出力信号として第 2 データ同期復元回路 99 により提供されるデータ同期情報を選択する。

【0089】データ同期選択器 100 がその出力信号として第 2 データ同期復元回路 99 により提供されるデータ同期情報を選択する場合、各データフィールドの初期データラインがトレーニング信号として振幅及び群遅延等化器 7 に印加されるように選択する。データ同期選択器 100 にデータフィールドインデックス情報を提供するように第 2 データ同期復元回路 99 内で二つの連続する 63-サンプル PN シーケンスの発生が検出される。

【0090】QAM DTV 信号に対する規格は現在 VSB DTV 信号に対する規格のようによりよく定義されていない。32-状態の QAM 信号は MPEG 基準と無関係の圧縮技術を使用する必要なく、単一の HDTV 信号に対する十分な容量を提供するが、一般に MPEG 規格と無関係の圧縮技術のうち一部は単一の HDTV 信号を 16-状態の QAM 信号としてコーディングさせるように用いられる。典型的に、第 2 データ同期復元回

路 99 はデータ同期選択器 100 に印加するためのデータフィールドインデックス情報を発生させるように所定の 24-ビットワードの発生を検出する。

【0091】データ同期選択器 100 に内蔵されているマルチプレクサは第 1、第 2 データ同期復元回路 98、99 によりそれぞれ供給されるデータフィールドインデックス情報のうちいずれか一つを選択するが、このように選択されたデータフィールドインデックス情報はデータディインタリーパー 94、リード-ソロモン検出器 95 及びデータディランダム化器 96 に供給される。この場合、QAM DTV 信号にトレーニング信号が含まれていないという内容が記録される。したがって、振幅及び群遅延等化器 7 はパイロット搬送波の不在を示す VSB パイロット搬送波存在検出器 21 にตอบสนองしてトレーニング信号に依存しない決定方向性等化技術を使用するように制御され、第 2 データ同期復元回路 99 により選択された VSB トレーニング信号はマルチプレクサの必要なくデータ同期選択器 100 を通して伝送される。

【0092】かつ、QAM DTV 伝送のためのデータライン同期信号として、最小限の基準として選択されたデータライン同期信号でないデータライン同期信号は存在しない。第 1 データ同期復元回路 98 はデータフィールド内の同期情報を発生させるように各データフィールド内のサンプルを計数する計数回路を含む。このデータフィールド内の同期情報及び第 2 データ同期復元回路 99 により発生するデータフィールド内の同期情報（例えば、データライン計数値）は必要に応じてデータディインタリーパー 94、リード-ソロモンデコーダー 95 及びデータディランダム化器 96 に印加されるようにデータ同期選択器 100 内の適宜なマルチプレクサにより選択される。

【0093】他の実施形態として、VSB 信号受信中に行うデータ同期をシンクロダイン結果選択器 6 の出力信号又は振幅及び群遅延等化器 7 の出力信号内の同期コードシーケンスに対するスパイク応答信号を発生させる整合フィルターを用いてシンボルデコーディング以前に行うことができる。同期コードシーケンスに対するスパイク応答信号を発生させる前記整合フィルターは、望ましくはその各々のカーネル内のサンプル個数を減少させるように QAM DTV シンクロダイン回路 4 と VSB DTV シンクロダイン回路 5 のオーバーサンプリングされた応答信号を入力信号として供給されず、その代わりに入力信号を ATSC 信号のボーレート又はシンボル速度まで減少したサンプル速度で供給される。同期コードシーケンスに対するスパイク応答信号を発生させる前記整合フィルターは、望ましくは多重経路受信がオンデータ (on data) 同期を有する効果を減少させるように振幅及び群遅延等化器 7 の応答信号を受信するように接続されている。

【0094】パケットソーター 97 は連続するデータパ



ケット内のヘッダーコードに応答して相異なる用途のデータパケットを分類する。DTVプログラムのオーディオ部分を示すデータパケットは、前記パケットソーター97によりデジタルサウンドデコーダー101に印加される。前記デジタルサウンドデコーダー101は多数のスピーカー103、104を駆動させる多重チャンネルオーディオ増幅器102に左側チャンネル及び右側チャンネルのステレオサウンド信号を供給する。DTVプログラムのビデオ部分を示すデータパケットはパケットソーター97により、例えば、MPEG-2型のMPEGビデオデコーダー105（以下、“MPEG-2ビデオデコーダー105”と称する）に印加される。

【0095】前記MPEG-2ビデオデコーダー105はキネスコープ偏向回路106に水平（H）及び垂直（V）同期信号を供給し、前記キネスコープ偏向回路106はキネスコープ107の表示スクリーンのラスト走査を提供する。前記MPEG-2ビデオデコーダー105は、キネスコープ107に増幅された赤色（R）、緑色（G）、青色（B）駆動信号を印加するキネスコープ駆動機増幅器108に信号を供給する。図1、図2、図3、図4及び図8に示したDTV受信機の変形例として、キネスコープ107の代わりに又はそれに追加して他の形態のディスプレイ装置を使用することができ、サウンド復元システムの場合も他の形態のもの、しかしながら単一のオーディオチャンネルで構成されるものを使用するか、単純なステレオ再生システムの場合より複雑なものを使用することもできる。

【0096】実数／複素数サンプル変換機48、58は本明細書で引用され、1995年12月26日付、C. B. Patel氏と本発明者による米国特許第5,479,449号（発明の名称：“DIGITAL VSB DETECTOR WITH BANDPASS PHASE TRACKER, AS FOR INCLUSION IN AN HDTV RECEIVER”）に記載のヒルバート（Hilbert）変換発生フィルタ及び遅延補償回路を使用することができる。他の実施形態として、前記実数／複素数サンプル変換機48、58は本明細書で引用され、1996年10月20日付、C. B. Patel氏と本発明者による米国特許第5,548,617号（発明の名称：“DIGITAL VSB DETECTOR WITH BANDPASS PHASE TRACKER USING RADER FILTERS, AS FOR USE IN AN HDTV RECEIVER”）に記載のようなレイダー（Rader）フィルタも使用することができる。さらに他の実施形態として、前記実数／複素数サンプル変換機48、58は本明細書で引用され、1998年3月24日付、C. B. Patel氏と本発明者による米国特許第5,731,848号（発明の名称：“DIGITAL VSB DETECTOR WITH BANDPASS PHASE TRACKER USING NG FILTERS, AS FOR USE IN AN HDTV RECEIVER”）に記載のようなNgフィルタを使用することができる。

【0097】最終IF信号の最低周波数に対する最高周

波数の比を約8:1未満に維持させて実数／複素数サンプル変換機48、58に対するフィルタリング要件を緩和させるように、前記最終IF信号の最低周波数は1MHz以上となるのが望ましい。QAM信号単独に対するこのような選択を満たすための、最終IF信号のQAM搬送波に対する最低搬送波周波数は3.69MHzである。かつ、VSB信号単独に対する前記選択を満たすための、最終IF信号のVSB搬送波に対する最低搬送波周波数は、VSB信号の全側波帯の周波数が残留側波帯の周波数より高いと仮定する場合には1.31MHzであり、VSB信号の全側波帯の周波数が残留側波帯の周波数より低いと仮定する場合には6.38MHzである。

【0098】本明細書で引用され、1997年2月25日付、C. B. Patel氏と本発明者による米国特許第5,606,579号（発明の名称：“DIGITAL VSB DETECTOR WITH FINAL I-F CARRIER AT SUBMULTIPLE OF SYMBOL RATE, AS FOR USE HDTV RECEIVER”）に記載のように、デジタル方式で基底帯にシンクロダインする信号の搬送波はシンボル速度の倍数の約数となる周波数を備えるべき条件が強く求められる。これによれば、アナログ搬送波信号を連続方式でデジタル化する代わりに、ROMへのデジタル搬送波信号の貯蔵を実現することができる。

【0099】ADC19におけるサンプル速度が、サンプルクロック発生器8からの第1クロック信号により秒当たり $5.38 \times 10^6$ 個のシンボルに該当するシンボル速度でQAM信号を適宜に復調するのに必要な秒当たり最小限 $21.52 \times 10^6$ 個のサンプルに該当するサンプル速度に設定されると、QAM DTV信号の搬送波に対する最終変換中間周波数は5.38MHzより高くないものが望ましく、この場合の前記中間周波数はサイクル当たり最小限4回のサンプリングが可能である。最終IF信号のQAM搬送波が3.69MHzと5.38MHzとの間の帯域（二つの限界周波数を含む）にある場合、前記QAM搬送波は、例えば、43.05MHzの7次、8次、9次又は10次低調波に該当する周波数を有する。

【0100】QAM搬送波に対する最終変換中間周波数としては、43.05MHzの7次低調波及び21.52MHzの3次低調波、即ち、5.38MHzが望ましい。この場合に求められる実際貯蔵領域の個数を減少させるように、QAM複素搬送波ROM49のアドレスを対称化することができる。QAM複素搬送波ROM49で求められる実際貯蔵領域の個数を減少させる観点からみると、43.05MHzの11次低調波及び21.52MHzの5次低調波、即ち、3.587MHzがQAM搬送波に対する適宜な最終変換中間周波数となり得る。しかしながら、この場合には実数／複素数サンプル変換機48を900MHzへの実数／複素数サンプルダ

ウン変換をなすように設計すべきである。

【0101】ADC29におけるサンプル速度が、サンプルクロック発生器8からの第1クロック信号により秒当たり $10.76 \times 10^6$ 個のシンボルに該当するシンボル速度でQAM信号を適宜に復調するのに必要な秒当たり最小限 $21.52 \times 10^6$ 個のサンプルに該当するサンプル速度に設定されると、VSB DTV信号の搬送波に対する最終変換中間周波数は $5.38 \text{ MHz}$ より高くないか、或いは“Qureshi”の技術から採択可能なシンボル同期技術を成功的に使用することができない。

【0102】VSB信号の全側波帯の周波数がその残留側波帯の周波数より高くなるべき場合、ADC29におけるサンプル速度は搬送波の周波数が最小限 $6.38 \text{ MHz}$ の周波数を有するように秒当たり $21.52 \times 10^6$ 個のサンプルに該当するサンプル速度より高くなるべきである（例えば、秒当たり $43.05 \times 10^6$ 個のサンプルに該当する速度）。ADC29におけるサンプル速度がより高くなることを防止するためには、前記VSB信号の全側波帯の周波数がその残留側波帯の周波数より高くなるべきである。これは、ADC29のサンプル速度が秒当たり $21.52 \times 10^6$ 個のサンプルに該当するサンプル速度を有する場合、実数／複素数サンプル変換機48、58がNgフィルターを実際には使用できないことを意味する。

【0103】基底帯へのシンクロダインのために使用する最終中間周波数に変換されるVSB信号の搬送波は、その最終IF信号が $1 \sim 9 \text{ MHz}$ の周波数範囲に制限される場合、 $1.31 \text{ MHz}$ と $3.62 \text{ MHz}$ との間の周波数帯域（その二つの限界周波数を含む）にあるべきである。例えば、前記VSB搬送波は $43.05 \text{ MHz}$ の5次、6次、7次、8次、9次、10次、11次、12次、13次、14次又は15次の低調波に該当する周波数を有する。アドレス対称構成を用いてROM内の搬送波ルックアップテーブルのサイズを減少させる観点からみると、VSB搬送波に対する最終変換中間周波数としては15次低調波、即ち、 $2.690 \text{ MHz}$ が望ましい。

【0104】しかしながら、 $2.690 \text{ MHz}$ はQAM DTVシンクロダイン回路4に供給される最終IF信号内のQAM搬送波が $5.381 \text{ MHz}$ の周波数を有する場合には最適の選択周波数と言えないが、それはこの場合に前記第3局部発振器30、35の公称周波数が同一になるからである。殆ど同一の周波数を有する状態で相互隣接配置する発振器の場合は同一に発振する傾向があり、その結果、その各周波数を個別的に制御する能力には悪い影響を及ぼす。

【0105】アドレス対称構成を用いてROM内の搬送波ルックアップテーブルのサイズを減少させる観点からみると、VSB搬送波に対する最終変換中間周波数とし

ては $21.52 \text{ MHz}$ の15次低調波に該当する $43.05 \text{ MHz}$ の31次低調波、即ち、 $1.345 \text{ MHz}$ も良好な選択周波数と言える。しかしながら、実数／複素数サンプル変換機58に対する設計要件を緩和させるためには、その代わりに $21.52 \text{ MHz}$ の11次低調波に該当する $43.05 \text{ MHz}$ の23次低調波、即ち、 $1.793 \text{ MHz}$ を選択することができる。但し、この場合には低い周波数における実数／複素数変換が行われるべきである。

【0106】図9は $44 \text{ MHz}$ に中心周波数をおく副中間周波数帯域をQAM信号用の各種の最終中間周波数帯域にダウンヘテロダインさせるのに使用する発振信号の供給に用いられる局部発振器に対する設計周波数の表である。第3局部発振器30の発振信号は、その発振信号の2次高調波が近接周波数変調無線放送受信機と干渉する可能性を減少させるように前記副中間周波数帯域より低くなることが望ましい。

【0107】図10は $44 \text{ MHz}$ に中心周波数をおく副中間周波数帯域をVSB信号用の各種の最終中間周波数帯域にダウンヘテロダインさせるのに使用する発振信号の供給に用いられる局部発振器に対する設計周波数の表である。この設計周波数は前記副中間周波数帯域と前記最終中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より高く設定されるものと仮定下で決められる。

【0108】このような形態の動作は、前記ADC19、29のサンプリングが秒当たり $21.52 \times 10^6$ 個のサンプルに該当するサンプル速度でない秒当たり $43.05 \times 10^6$ 個のサンプルに該当するサンプル速度で行われる場合と関連付けられ、この場合の振幅及び群遅延等化器7が同期等化器であれば、4:1の速度減少フィルターを使用することができる。第1局部発振器10は第1混合器11に1次中間周波数帯域より高い周波数の発振信号を提供し、その結果、受信DTVチャネルで周波数が全側波帯より低い残留側波帯が前記1次中間周波数帯域で全側波帯より周波数が高くなるように変換される。

【0109】2次又は副中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より低くするためには、第2局部発振器20は第2混合器14に前記1次中間周波数より高い周波数の発振信号を提供すべきである。例えば、前記1次中間周波数帯域の中心周波数が $940 \text{ MHz}$ の場合、前記第2局部発振器20は $896 \text{ MHz}$ の発振信号を供給して副中間周波数帯域の中間周波数を $44 \text{ MHz}$ とする。前記 $896 \text{ MHz}$ は現在のUHFチャネル83より高く、したがって、前記第2発振信号がDTV受信機の範囲を超えて放出される場合には近接NTSC受信機はこのような第1発振信号に同調しない。前記2次又は副中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より高い場合、第3局部発振器35は最終中間周波数帯域で残留側波帯の周波数が全側波帯の周波

数より高くなるように、前記副中間周波数帯域でより低い周波数の発振信号を第3混合器28に供給すべきである。

【0110】図11は44MHzに中心周波数をおく副中間周波数帯域をVSB信号用の各種の最終中間周波数帯域にダウンヘテロダインさせるのに使用する発振信号の供給に用いられる局部発振器に対する設計周波数の表である。この設計周波数は前記副中間周波数帯域と前記最終中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より低く設定されていると仮定下で決められる。第1局部発振器10は第1混合器11に1次中間周波数帯域より高い周波数の発振信号を提供し、その結果、受信DTVチャンネルで周波数が全側波帯より低い残留側波帯が前記1次中間周波数帯域で全側波帯より周波数が高くなるように変換される。

【0111】2次又は副中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より低くするためには、第2局部発振器20は第2混合器14に前記1次中間周波数より高い周波数の発振信号を供給すべきである。例えば、前記1次中間周波数帯域の中心周波数が916MHzの場合、前記第2局部発振器20は960MHzの発振信号を供給して副中間周波数帯域の中間周波数を44MHzとする。航行帯域との干渉可能性を最小化するために、第2局部発振器20は960MHzより高くない周波数の発振信号を供給することが望ましい。前記2次又は副中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より低い場合、第3局部発振器35は最終中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より低くなるように前記副中間周波数帯域でより低い周波数の発振信号を第3混合器28に供給すべきである。

【0112】前記2次又は副中間周波数帯域をより低めることにより、前記第3局部発振器35を前記中間周波数帯域より高い周波数で発振させることができる。このような構成によれば、副中間周波数帯域で残留側波帯の周波数を全側波帯の周波数より高める反面、最終中間周波数帯域で残留側波帯の周波数を全側波帯の周波数より低めることができる。他の実施形態として、前記構成によれば、副中間周波数帯域で残留側波帯の周波数を全側波帯の周波数より低める反面、最終中間周波数帯域で残留側波帯の周波数を全側波帯の周波数より高めることもできる。第2局部発振器20の発振周波数は1次中間周波数帯域から殆ど取り除く必要はないが、この場合にはDTV信号受信機の無線受信機部のUHF部分に対する設計要件を緩和させうる。しかしながら、副中間周波数帯域が低くなるほど、SAWフィルター16の満足設計を提供することは難しくなる。

【0113】以上の説明において、“混合器”と“局部発振器”のまえに形容詞として使用した序数は無線受信機における前記素子の配置を示すために通常の工学用語記載方法に応じるものであり、このような序数は特許請

求の範囲では引用記号として表示した場合を除いては使用しない。特許請求の範囲で引用記号として表示しない序数は一連の請求項で序数として引用されて記載された要素の一連の順序を示す。

【0114】

【発明の効果】上述したように、本発明によれば、従来のQAM/VSB DTV受信機とは異なり、全てのQAM信号を基底帯にシンクロダインするための前記回路と全てのVSB信号を基底帯にシンクロダインするための前記回路にそれぞれ印加されるように、デジタル化済みの前記第1及び第2最終IF信号は同一周波数変換機から供給されず、それぞれ第1制御型の発振器と第2制御型の発振器を含む個別的な第1及び第2周波数変換機によりそれぞれ供給される。かつ、第1制御型の発振器に印加される第1のAFPC信号は第2同位相基底帯信号や第2直交位相基底帯信号には応答しない反面、第2制御型の発振器に印加される第2のAFPC信号は第1同位相基底帯信号や第1直交位相基底帯信号には応答しない。第1制御型の発振器と第2制御型の発振器専用のこのような個別的なAFPCループにより上述したロックアウトの問題点が防止される。かつ、前記第1及び第2制御型の発振器の公称周波数が同一になる必要がないため、全てのQAM信号を基底帯にシンクロダインするための前記回路と全てのVSB信号を基底帯にシンクロダインするための前記回路に関連して追加設計の融通性が得られる。

【図面の簡単な説明】

【図1】 本発明に応じて構成されるデジタルテレビジョン(DTV)受信機の無線受信部を示した概略ブロック図である。

【図2】 本発明に応じて構成されるデジタルテレビジョン(DTV)受信機の無線受信部を示した概略ブロック図である。

【図3】 本発明に応じて構成されるデジタルテレビジョン(DTV)受信機の無線受信部を示した概略ブロック図である。

【図4】 本発明に応じて構成されるデジタルテレビジョン(DTV)受信機の無線受信部を示した概略ブロック図である。

【図5】 QAM DTV信号をデジタル方式で基底帯にシンクロダインさせるために、図1乃至図4の各場合に用いられる回路の詳細構成を示した概略ブロック図である。

【図6】 VSB DTV信号をデジタル方式で基底帯にシンクロダインさせるために、図1乃至図4の各場合に用いられる回路の詳細構成を示した概略ブロック図である。

【図7】 サンプルクロック発生器と、デジタルQAM信号とデジタルVSB信号をそれぞれ最終中間周波数信号で基底帯にシンクロダインするのに用いられる複

37

素搬送波のデジタル表現信号を供給するルックアップテーブルROMと、前記ROM用のアドレス発生器とを提供する回路として図1乃至図4に示した形態の所定のDTV信号無線受信機に含まれている回路の詳細構成を示した概略ブロック図である。

【図8】 図1乃至図4に示した無線受信部を含む前記DTV受信機の残余部分を示した概略ブロック図である。

【図9】 44MHzに中心周波数をおく副中間周波数帯域をQAM信号用の各種の最終中間周波数帯域にダウンヘテロダインさせるのに使用する発振信号の供給に用いられる局部発振器に対する設計周波数を示した表である。

【図10】 44MHzに中心周波数をおく副中間周波数帯域をVSB信号用の各種の最終中間周波数帯域にダウンヘテロダインさせるのに使用する発振信号の供給に用いられる局部発振器に対する設計周波数を前記副中間周波数帯域と前記最終中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より高く設定されていると仮定下で決められる表である。

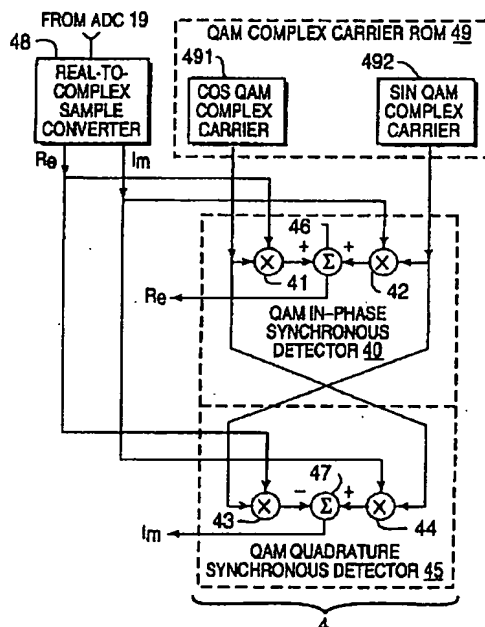
【図11】 44MHzに中心周波数をおく副中間周波数帯域をVSB信号用の各種の最終中間周波数帯域にダウンヘテロダインさせるのに使用する発振信号の供給に

用いられる局部発振器に対する設計周波数を前記副中間周波数帯域と前記最終中間周波数帯域で残留側波帯の周波数が全側波帯の周波数より低く設定されていると仮定下で決められる表である。

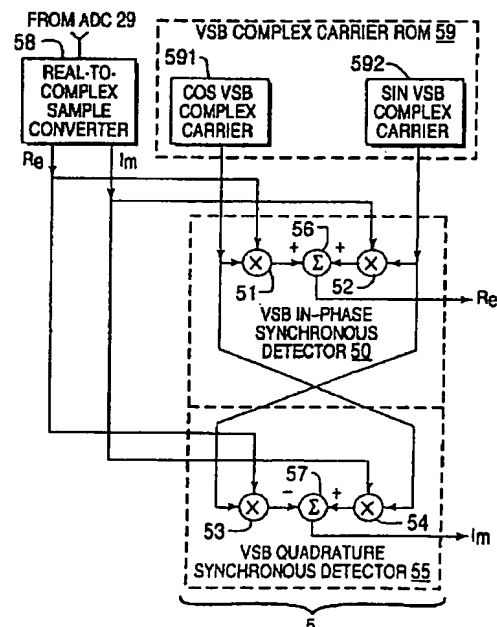
【符号の説明】

- 1…アンテナ
- 2…RF増幅器
- 3…AGC遅延回路
- 4…QAM DTVシンクロダイン回路
- 5…VSB DTVシンクロダイン回路
- 10…第1局部発振器
- 11…第1混合器
- 12…高中間周波数帯域バッファ増幅器
- 13、16…SAWフィルター
- 14…第2混合器
- 15…低中間周波数帯域バッファ増幅器
- 17、27…逆AGC型の低IF帯域増幅器
- 18…第3混合器
- 19…アナログ/デジタル変換器
- 20 25…AGC信号結合器
- 36…デジタル/アナログ変換器
- 37…低域通過フィルター
- 39…VSG AGC検出器

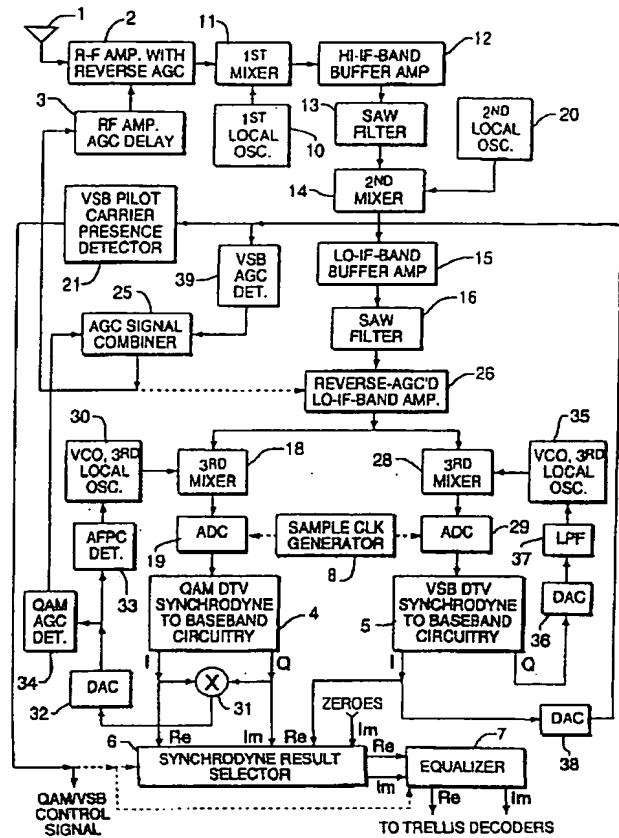
【図5】



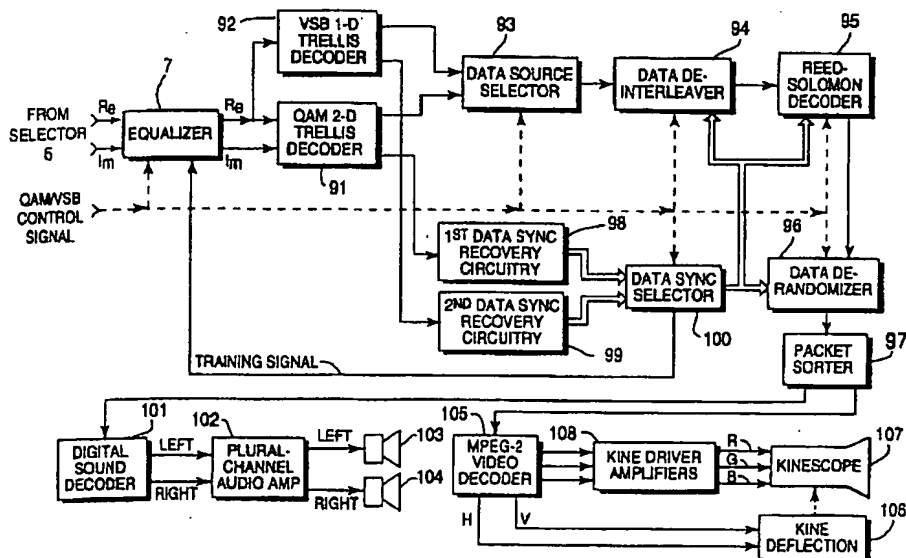
【図6】



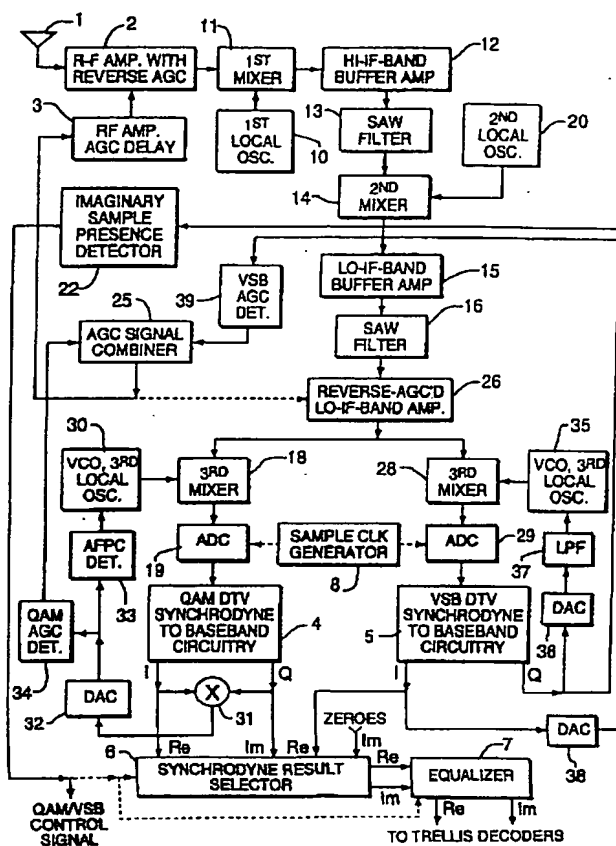
【図 2】



【図 8】



【図 4】

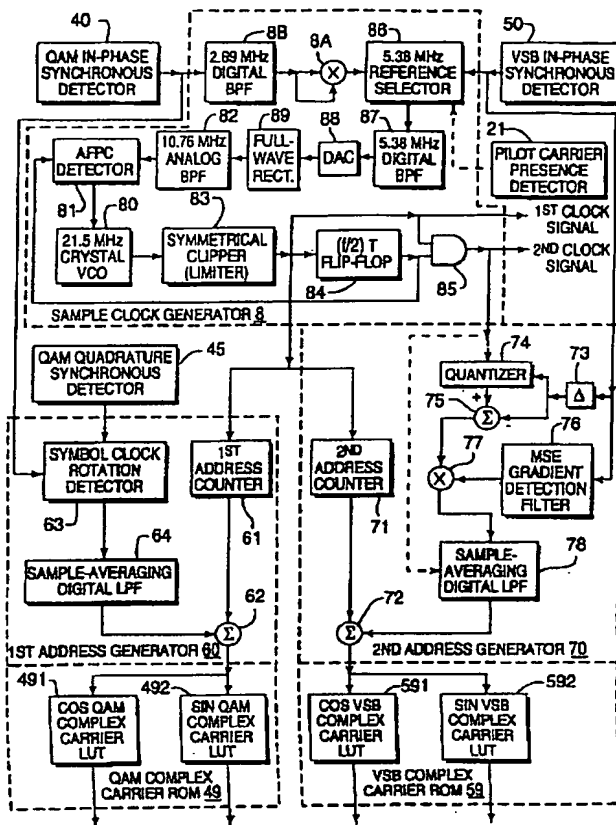


【图9】

SUBHARMONIC OF 43.05 MHz	SUBHARMONIC OF 21.52 MHz	OAM CARRIER FREQUENCY IN MHz FOR FINAL IF BAND	LOCAL OSCILLATOR 30 FREQUENCY IN MHz
7	3	5.381	38.619 OR 49.381
8		4.783	39.217 OR 48.753
9	4	4.305	39.695 OR 48.305
10		3.914	40.086 OR 47.914
11	5	3.587	40.413 OR 47.587

### TABLE OF LOCAL OSCILLATOR 30 FREQUENCIES

【図 7】



【図 10】

SUBHARMONIC OF 43.05 MHz	SUBHARMONIC OF 21.52 MHz	VSB CARRIER FREQUENCY IN MHz FOR FINAL IF BAND	LOCAL OSCILLATOR 35 FREQUENCY IN MHz
3	1	10.762	37.006
4		8.610	37.397
5	2	7.175	37.723
6		6.150	37.999
7	3	5.381	38.236

TABLE OF LOCAL OSCILLATOR 35 FREQUENCIES FOR FULL SIDEBAND BELOW VESTIGIAL SIDEBAND

【図 11】

SUBHARMONIC OF 43.05 MHz	SUBHARMONIC OF 21.52 MHz	VSB CARRIER FREQUENCY IN MHz FOR FINAL IF BAND	LOCAL OSCILLATOR 35 FREQUENCY IN MHz
8		4.783	38.527
9	4	4.305	37.005
10		3.914	37.386
11	5	3.587	37.723
12		3.311	37.999
13	6	3.074	38.236
14		2.869	38.441
15	7	2.690	38.620
16		2.532	38.788
17	8	2.391	38.919
18		2.285	39.045
19	9	2.152	39.158
20		2.050	39.260
21	10	1.956	39.354
22		1.871	39.439
23	11	1.793	39.517
24		1.722	39.588
25	12	1.655	39.655
26		1.594	39.716
27	13	1.537	39.773
28		1.484	39.826
29	14	1.435	39.875
30		1.388	39.922
31	15	1.345	39.965
32		1.304	40.006

TABLE OF LOCAL OSCILLATOR 35 FREQUENCIES FOR FULL SIDEBAND ABOVE VESTIGIAL SIDEBAND